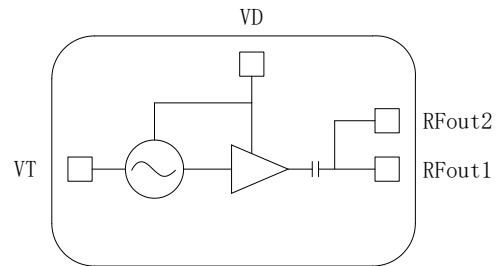


特点:

- 频段: 1.23-1.76GHz
- 调谐电压范围: +1.0~+5.5V
- 输出功率: +23dBm
- 相噪: -108dBc/Hz @100kHz
- 功耗: +5 V/112mA
- 芯片尺寸: 2.3mm×1.3mm×0.1mm

功能框图:



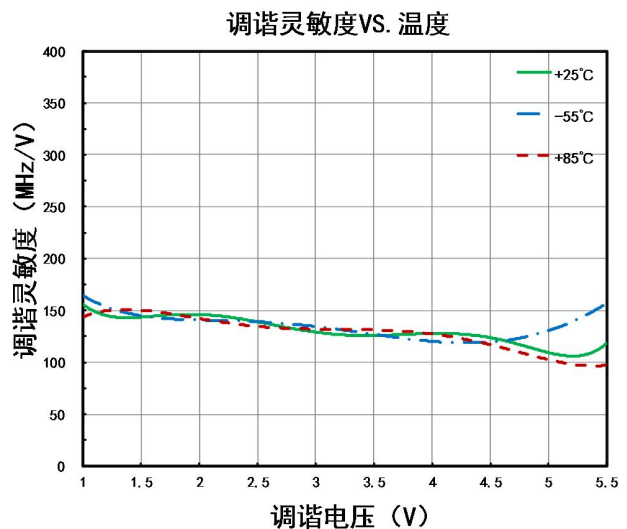
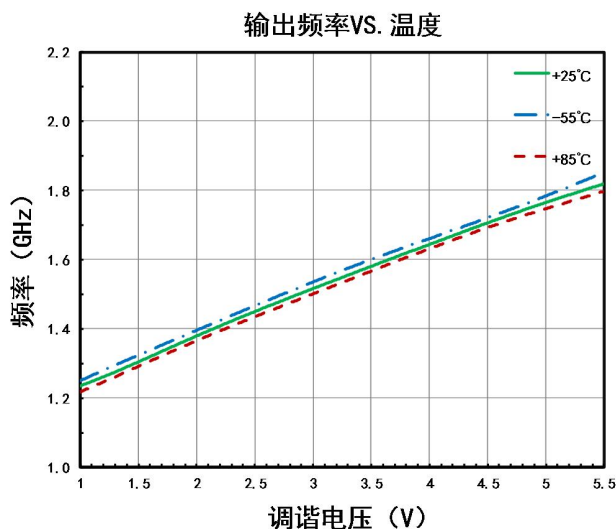
产品简介:

YDC7101 是一款采用 HBT 工艺设计制造的压控振荡器芯片。该芯片采用了片上金属化通孔工艺保证良好接地。芯片背面进行了金属化处理，适用于导电胶粘接或共晶烧结工艺。

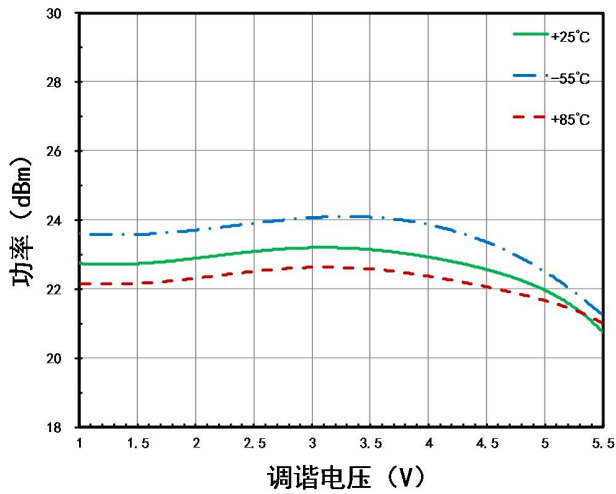
性能参数: (50Ω系统, $T_A=+25^{\circ}\text{C}$)

参数名称	符号	测试条件	参数值			单位	备注	
			MIN	TYP	MAX			
频率范围	f	$V_D=+5.0\text{V}$ $V_T=+1.0\sim+5.0\text{V}$	1.23		1.76	GHz		
主路输出功率 (OUT1)	P			23		dBm		
副路输出功率 (OUT2)	P			0		dBm		
调谐电压	VT		+1.0		+5.0	V		
调谐灵敏度	K_{VCO}			130		MHz/V		
输出回波损耗	RL			-12		dB		
二次谐波抑制	HD			25		dBc		
三次谐波抑制	HD			22		dBc		
推频系数	FPF			5	10	MHz/V		
频率漂移	Δf			0.24	0.28	MHz/ $^{\circ}\text{C}$		
相位噪声@100K	PN		$V_D=+5.0\text{V}$, $V_T=+2.5\text{V}$		-108		dBc/Hz	
工作电压	V_D			+4.75	+5.0	+5.25	V	
工作电流	I_D		$V_D=+5.0\text{V}$, $V_T=+2.5\text{V}$		112		mA	
调谐端口电流	I_{VT}		$V_T=+5.0\text{V}$		10		uA	

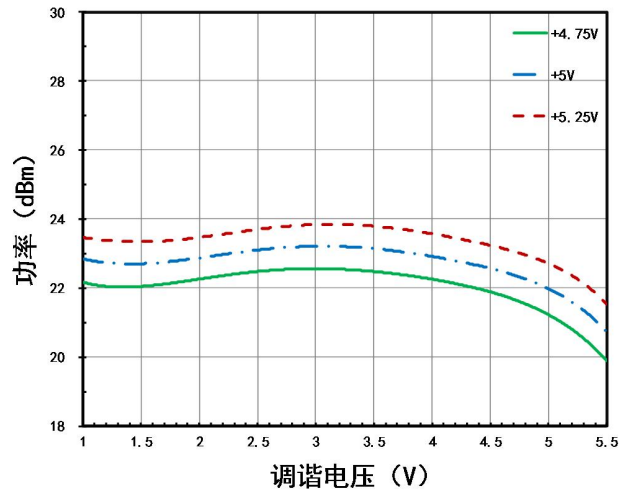
典型测试曲线: (50Ω系统, $V_D=+5\text{V}$)



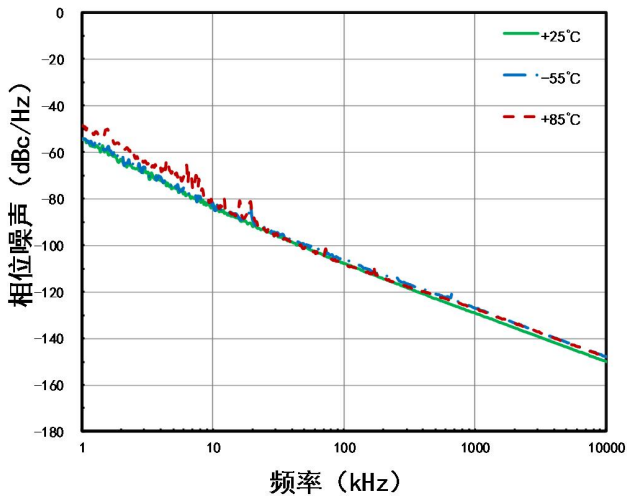
输出功率VS. 温度



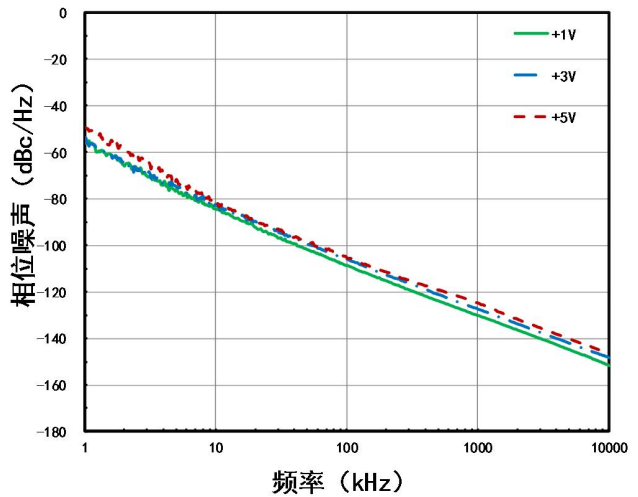
输出功率VS. 电源电压



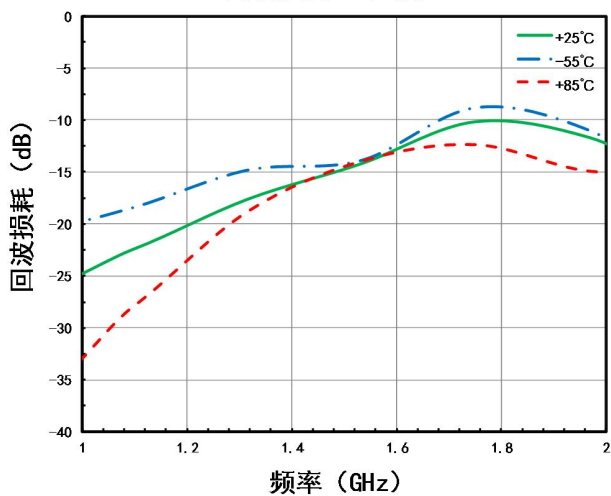
相位噪声VS. 温度 (VT=+2.5V)



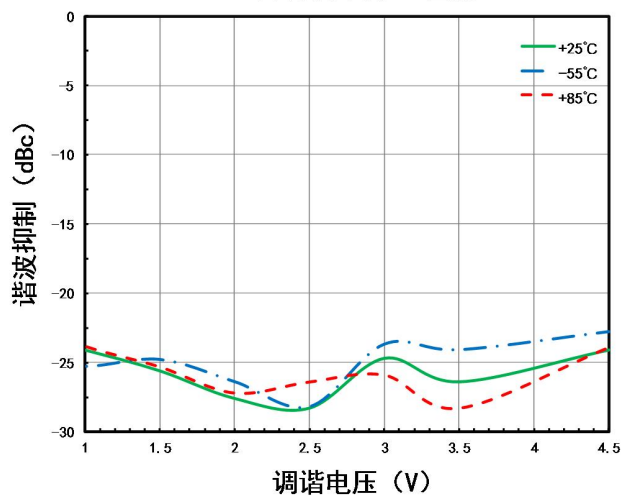
相位噪声VS. 调谐电压



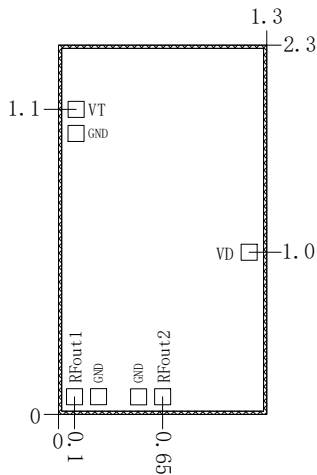
回波损耗VS. 温度



二次谐波抑制VS. 温度



外形尺寸图:



注: 1.单位: mm;

2.芯片背面镀金, 背面接地;

3.外形尺寸公差: $\pm 0.05\text{mm}$ 。

4.键合压点镀金, 压点尺寸: $0.1 \times 0.1\text{mm}$;

引脚定义:

符号	描述
VT	VCO 调谐电压端口
VD	电源端口, +5V 加电
RF _{OUT1}	射频输出端口 1
RF _{OUT2}	射频输出端口 2
GND/芯片背面	接地, 芯片底部需接地良好

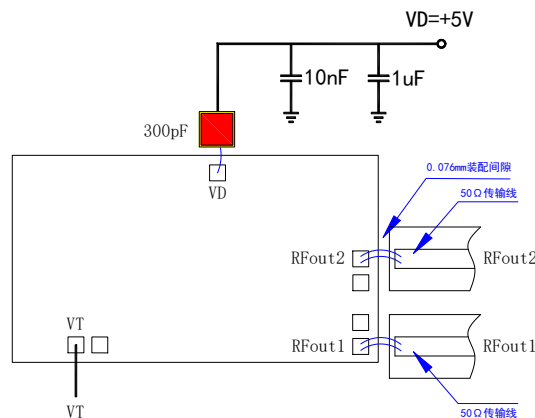
极限参数表:

参数名称	极限值
调谐电压 VT	+5.5 V
电源电压 VD	+5.5 V
装配温度	+295°C, 30s
工作温度	-55°C~+125°C
贮存温度	-65°C~+150°C

超过以上任何一项极限参数, 可能造成器件永久损坏。



推荐装配图:



注: 射频端口应尽量靠近微带线以缩短键合金丝尺寸, 典型的装配间隙是 0.076~0.152mm, 使用 $\Phi 25\mu\text{m}$ 双金丝键合, 建议金丝长度 250~400 μm 。

产品使用注意事项:

1. 本芯片产品需要在干燥、氮气环境中存储, 在超净环境装配使用。
2. 裸芯片使用的砷化镓材料较脆, 芯片表面容易受损, 不能用于干湿化学方法清洁芯片表面, 使用时须小心。
3. 芯片粘结装配时, 需考虑热膨胀应力对芯片的影响, 芯片建议烧结或粘结在热膨胀系数相近的载体上, 如可伐、钨铜或钼铜垫片上, 避免热膨胀应力匹配不当导致芯片开裂。
4. 芯片使用导电胶或合金烧结 (合金温度不能超过 300°C, 时间不能超过 30 秒), 使之充分接地。
5. 芯片射频端口使用 25 μm 双金丝键合, 建议金丝长度 0.25~0.40mm (10~16 mils)。
6. 在存储和使用过程中注意防静电, 烧结、键合台接地良好。