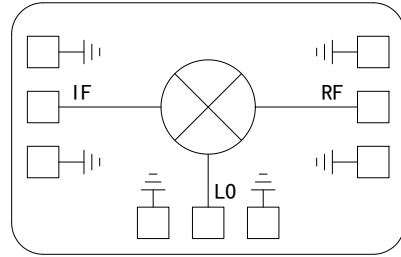


### 特点:

- 射频&本振频率: 0.7~1.7GHz
- 中频频率: 0.1~0.8GHz
- 变频损耗: 8dB
- 本振功率: +13dBm
- 芯片尺寸: 1.8mm×1.4mm×0.1mm

### 功能框图:



### 产品简介:

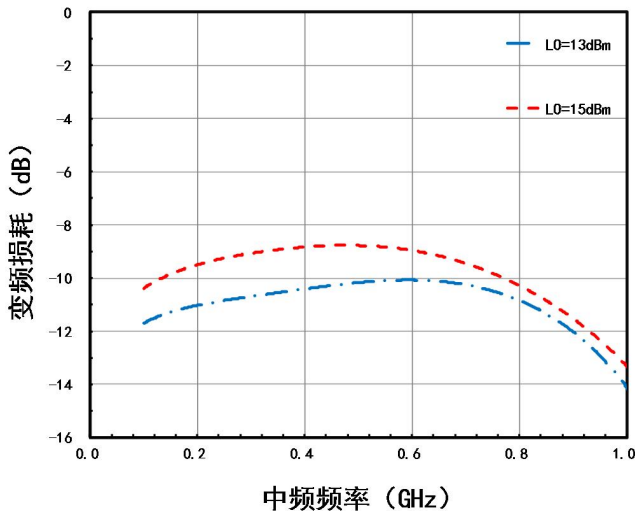
YDC5105/YDC5105(M)是一款采用 GaAs pHEMT 工艺设计制造的无源双平衡混频器芯片。该芯片采用了片上金属化通孔工艺保证良好接地。芯片背面进行了金属化处理,适用于导电胶粘接或共晶烧结工艺。

### 性能参数: (50Ω系统, T<sub>A</sub>=25℃)

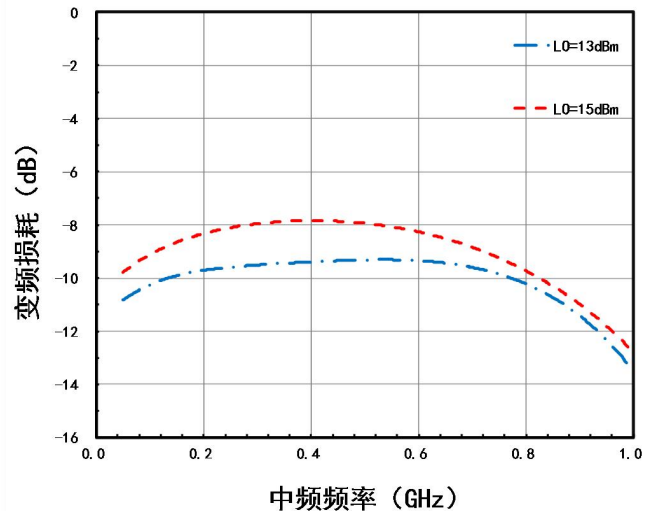
参数名称	符号	测试条件	参数值			单位	备注
			MIN	TYP	MAX		
射频/本振频率	f <sub>RF/LO</sub>	f <sub>RF/LO</sub> =0.7~1.7GHz f <sub>IF</sub> =0.1~0.8GHz 本振功率=+11~+15dBm	0.7		1.7	GHz	
中频频率	f <sub>IF</sub>		0.1		0.8	GHz	
下变频损耗	IL			9.5		dB	
上变频损耗	IL			8		dB	
射频回波损耗	RL <sub>RF</sub>			8		dB	
中频回波损耗	RL <sub>IF</sub>			8		dB	
隔离度 (LO to RF)	ISO <sub>LO to RF</sub>			55		dB	
隔离度 (LO to IF)	ISO <sub>LO to IF</sub>			45		dB	
隔离度 (RF to IF)	ISO <sub>RF to IF</sub>			20		dB	
下变频输入 1dB 压缩点	IP <sub>-1dB</sub>			14.5		dBm	
上变频输入 1dB 压缩点	IP <sub>-1dB</sub>			9		dBm	

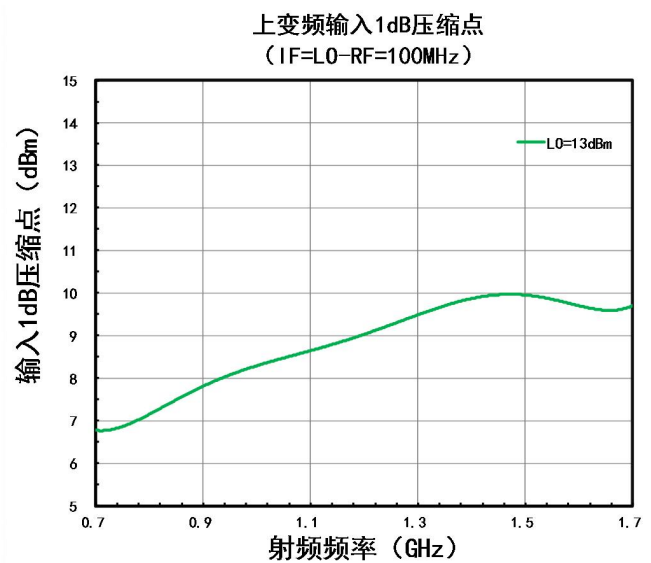
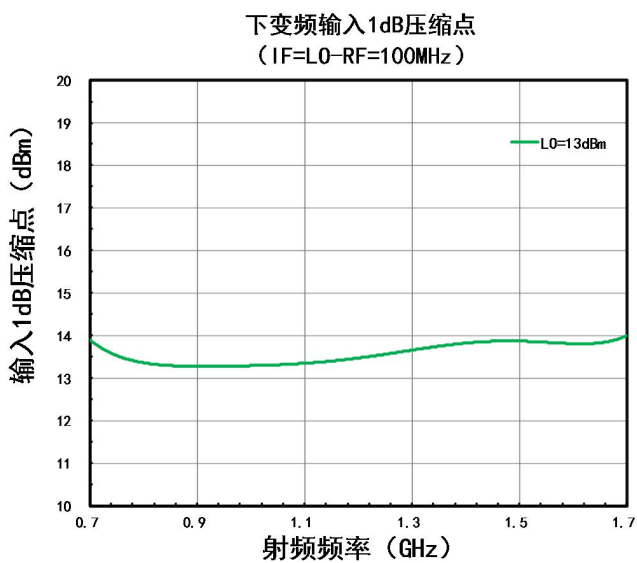
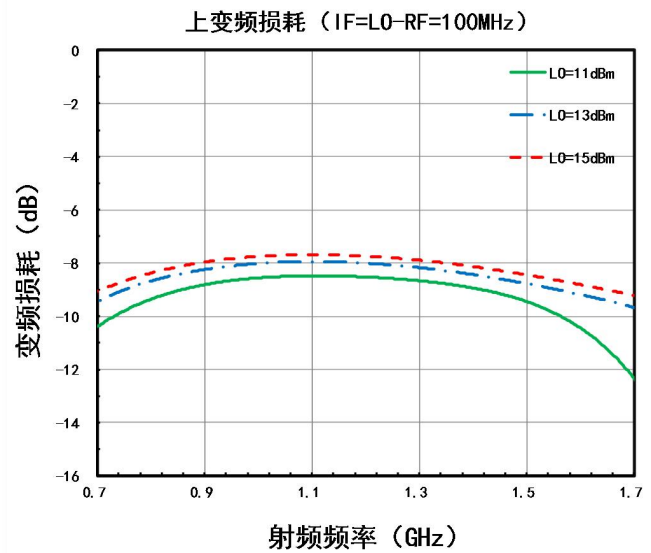
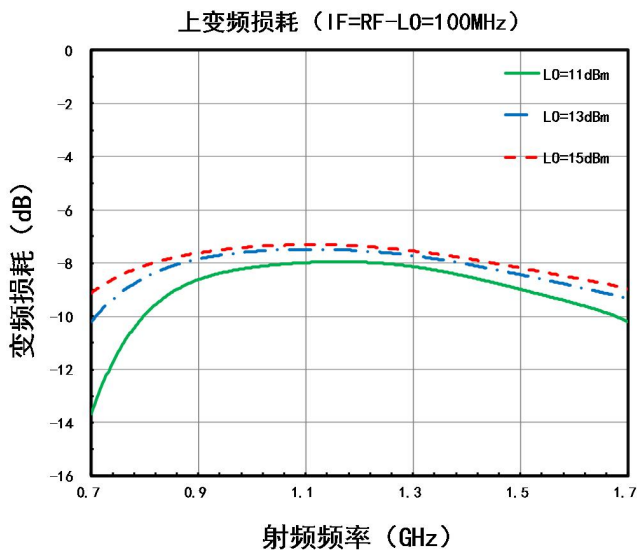
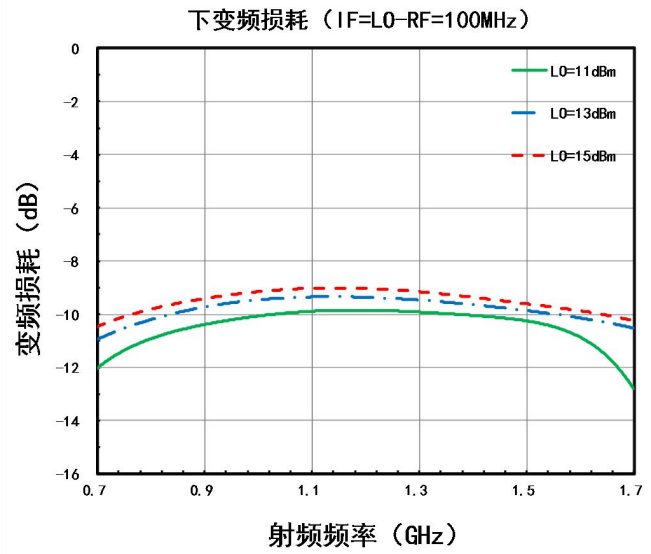
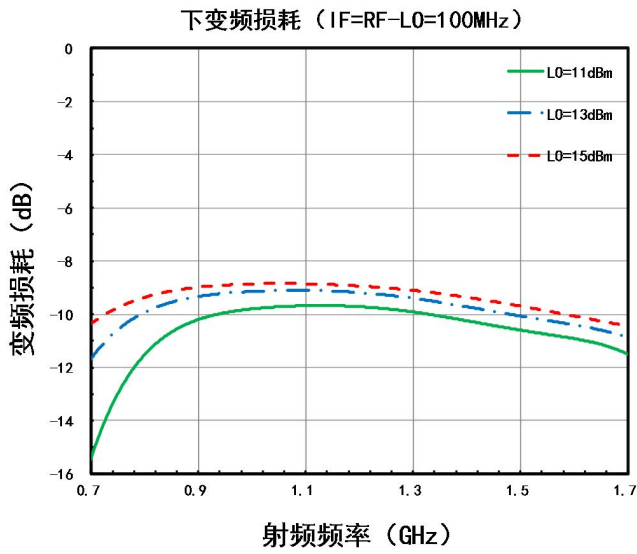
### 典型测试曲线: (50Ω系统, T<sub>A</sub>=25℃)

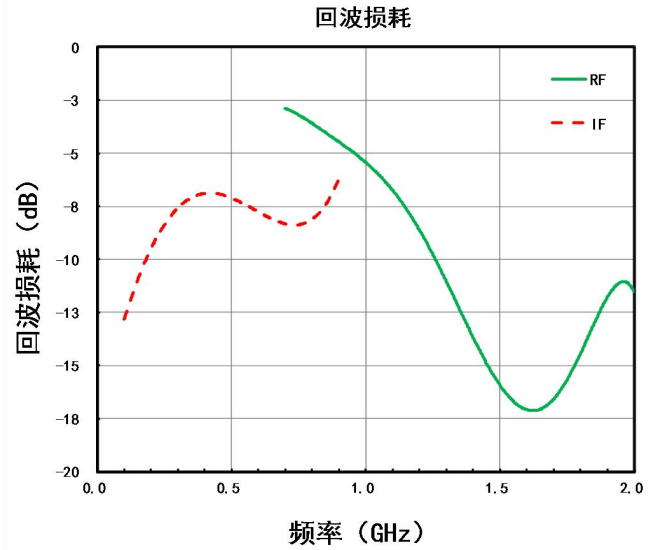
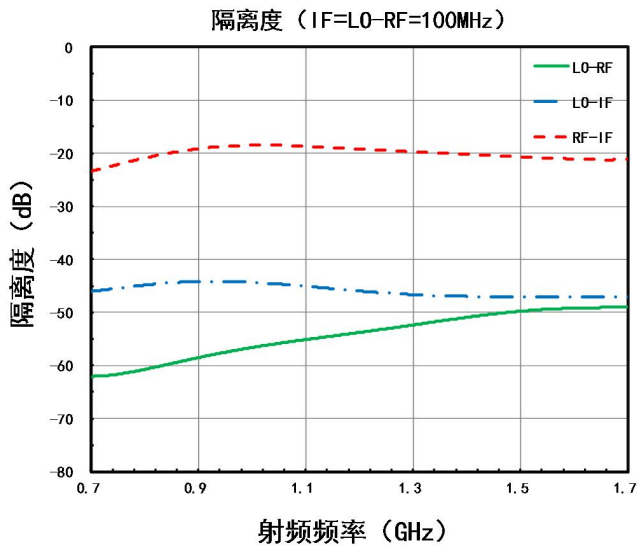
下变频中频响应 (LO=RF-IF=0.6GHz)



上变频中频响应 (LO=RF-IF=0.6GHz)







### 组合杂散抑制度：下变频

mRF \ nLO	0	1	2	3	4
0	\	12	38	21	49
1	10	0	34	43	48
2	61	49	78	66	84
3	81	74	65	58	82
4	92	97	95	90	86

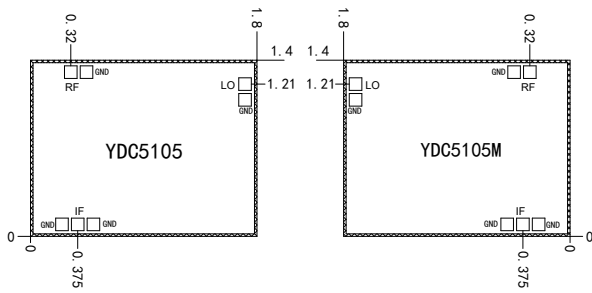
注：RF=1GHz&-10dBm, L0=1.1GHz&13dBm, 25℃

### 组合杂散抑制度：上变频

mRF \ nLO	0	1	2	3	4
-4	90	74	77	74	88
-3	88	52	71	59	81
-2	77	48	61	66	68
-1	37	0	40	23	52
0	\	20	20	27	35
1	37	0	39	23	51
2	77	53	62	61	72
3	88	47	76	62	81
4	89	69	77	77	92

注：IF=100MHz&-10dBm, L0=1.1GHz&13dBm, 25℃

## 外形尺寸图:



注: 1.单位: mm;

- 2.芯片背面镀金, 背面接地;
- 3.外形尺寸公差:  $\pm 0.05\text{mm}$ ;
- 4.键合压点镀金, 压点尺寸:  $0.1 \times 0.1\text{mm}$ ;

## 引脚定义:

符号	描述
LO	本振端口, 无隔直
RF	射频端口, 无隔直
IF	中频端口, 无隔直
GND/背面	接地

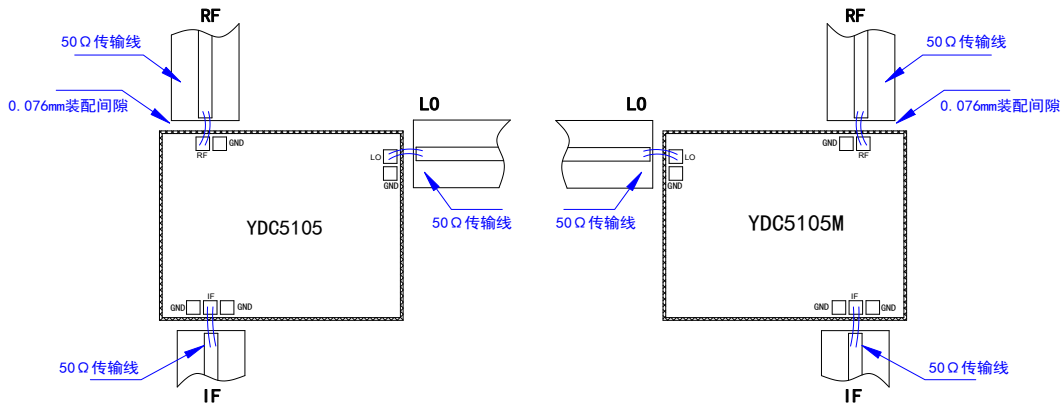
## 极限参数表:

参数名称	极限值
射频/本振最大输入功率	+24dBm
中频最大输入功率	+24dBm
装配温度	+295°C, 20s
工作温度	-55~+85°C
贮存温度	-55~+150°C
静电放电敏感度等级	1A

超过以上任何一项极限参数, 可能造成器件永久损坏。



## 推荐装配图:



注: 射频端口应尽量靠近微带线以缩短键合金丝尺寸, 典型的装配间隙是 0.076~0.152mm, 使用  $\Phi 25\mu\text{m}$  双金丝键合, 建议金丝长度 250~400 $\mu\text{m}$ 。

## 产品使用注意事项:

1. 本芯片产品需要在干燥、氮气环境中存储, 在超净环境装配使用。
2. 裸芯片使用的砷化镓材料较脆, 芯片表面容易受损, 不能用干或湿化学方法清洁芯片表面, 使用时须小心。
3. 芯片粘接装配时, 需考虑热膨胀应力对芯片的影响, 芯片建议烧结或粘结在热膨胀系数相近的载体上, 如可伐、钨铜或钼铜垫片上, 避免热膨胀应力匹配不当导致芯片开裂。
4. 芯片使用导电胶或合金烧结 (合金温度不能超过 300°C, 时间不能超过 30 秒), 使之充分接地。
5. 芯片射频端口使用 25 $\mu\text{m}$  双金丝键合, 建议金丝长度 0.25~0.40mm (10~16 mils)。
6. 在存储和使用过程中注意防静电, 烧结、键合台接地良好。