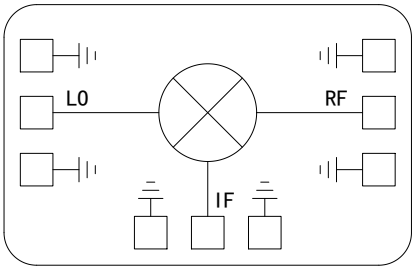
特点：

- 射频&本振频率：0.7~2.5GHz
- 中频频率：DC~0.8GHz
- 变频损耗：9dB
- 本振功率 ：+13dBm
- 芯片尺寸：1.5mm×1.22mm×0.1mm

功能框图：



产品简介：

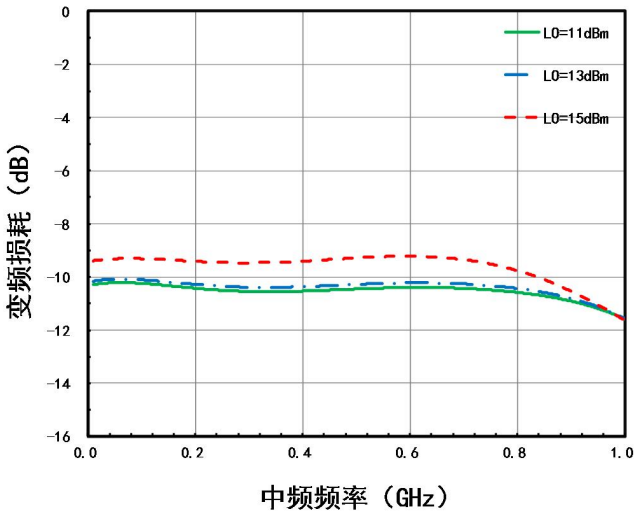
YDC5109 用 GaAs pHEMT 工艺设计制造的无源双平衡混频器芯片。该芯片采用了片上金属化通孔工艺保证良好接地。芯片背面进行了金属化处理，适用于导电胶粘接或共晶烧结工艺。

性能参数：（50Ω系统，T_A=25℃）

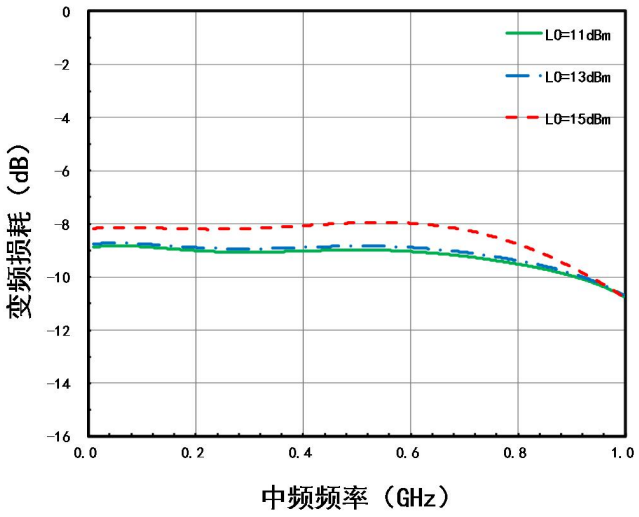
参数名称	符号	测试条件	参数值			单位	备注
			MIN	TYP	MAX		
射频/本振频率	$f_{RF/LO}$	$f_{RF/LO}$=0.7～2.5GHz f_{IF}=DC～0.8GHz 本振功率=+11～+15dBm	0.7		2.5	GHz	
中频频率	f_{IF}		DC		0.8	GHz	
下变频损耗	IL			10		dB	
上变频损耗	IL			9		dB	
射频回波损耗	RL_{RF}			7		dB	
中频回波损耗	RL_{IF}			8		dB	
隔离度（LO to RF）	$ISO_{LO\ to\ RF}$			55		dB	
隔离度（LO to IF）	$ISO_{LO\ to\ IF}$			40		dB	
隔离度（RF to IF）	$ISO_{RF\ to\ IF}$			18		dB	
下变频输入 1dB 压缩点	IP_{-1dB}			13		dBm	
上变频输入 1dB 压缩点	IP_{-1dB}			10		dBm	

典型测试曲线：（50Ω系统，T_A=25℃）

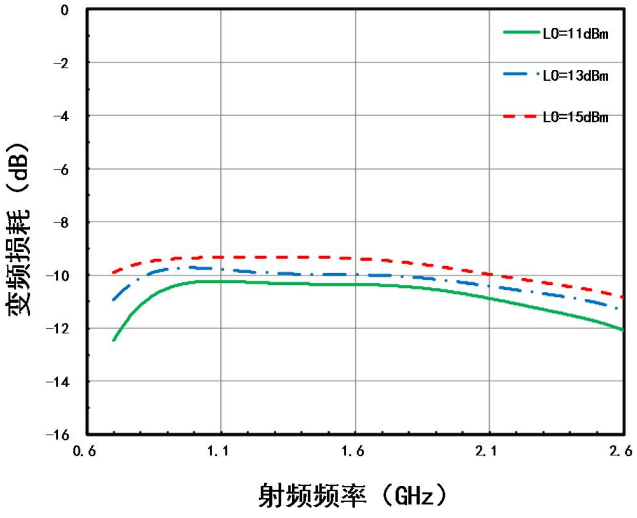
下变频中频响应VS本振功率（LO=RF-IF=1GHz）



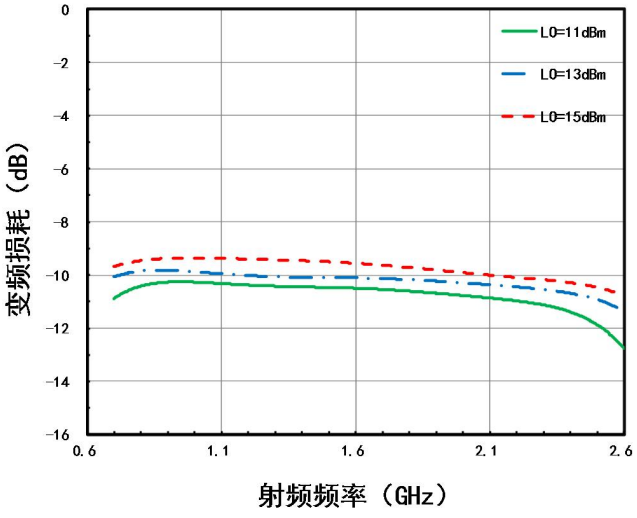
上变频中频响应VS本振功率（LO=RF-IF=1GHz）



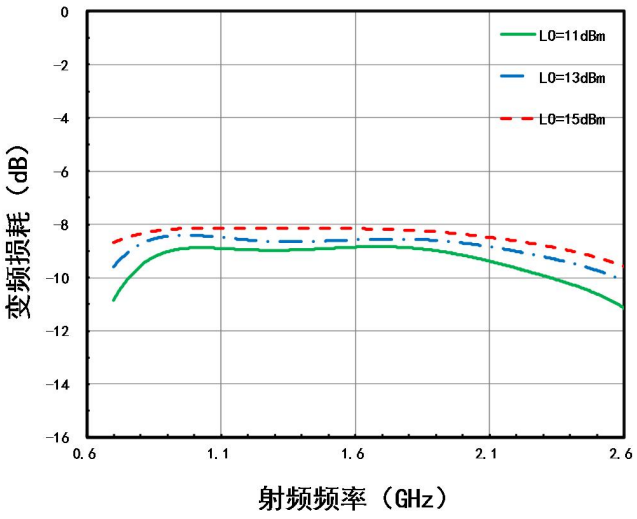
下变频损耗VS本振功率（IF=RF-LO=100MHz）



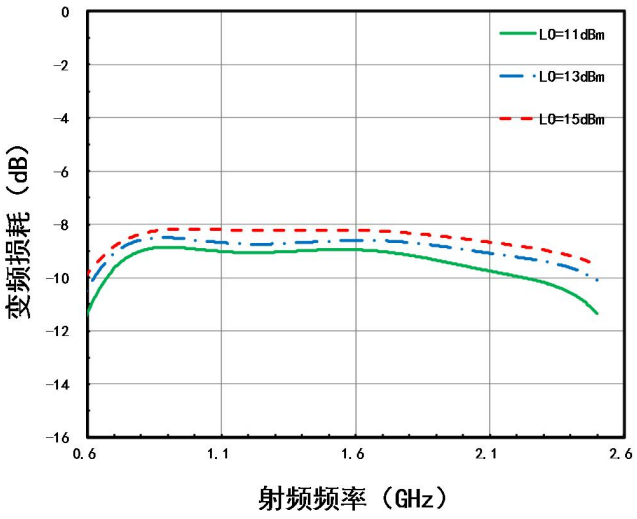
下变频损耗VS本振功率（IF=LO-RF=100MHz）



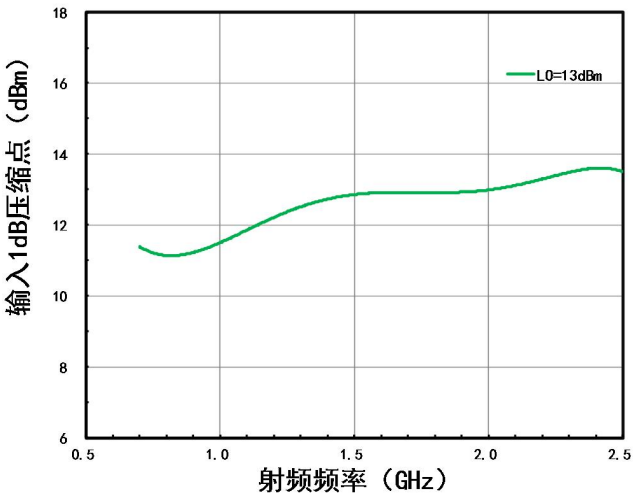
上变频损耗VS本振功率（IF=RF-LO=100MHz）



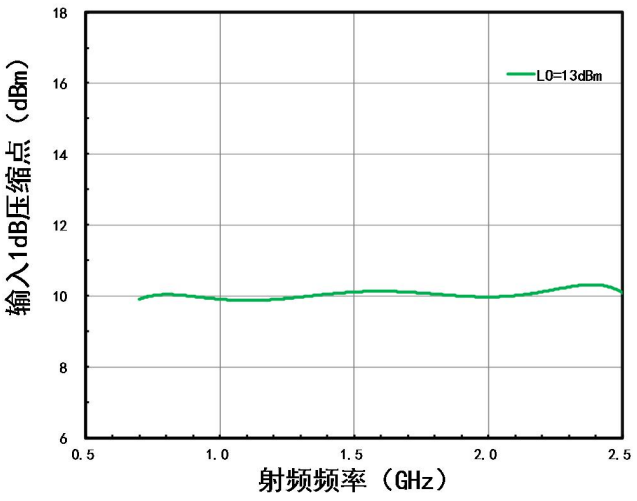
上变频损耗VS本振功率（IF=LO-RF=100MHz）

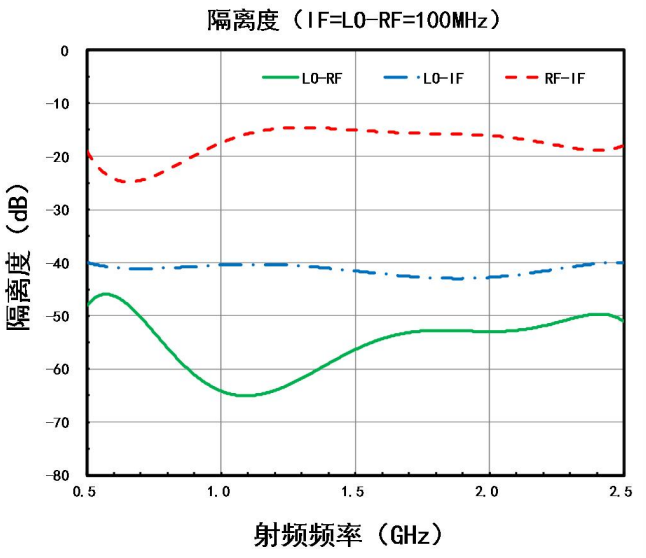


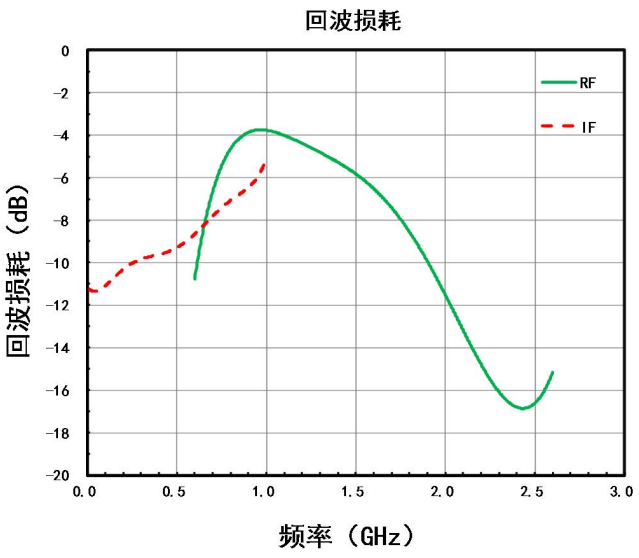
下变频输入1dB压缩点
（IF=LO-RF=100MHz）



上变频输入1dB压缩点
（IF=LO-RF=100MHz）







组合杂散抑制度：下变频

mRF \ nLO	0	1	2	3	4
0	\	8	33	22	49
1	8	0	32	44	39
2	54	47	68	61	74
3	73	72	66	56	82
4	92	96	95	79	95

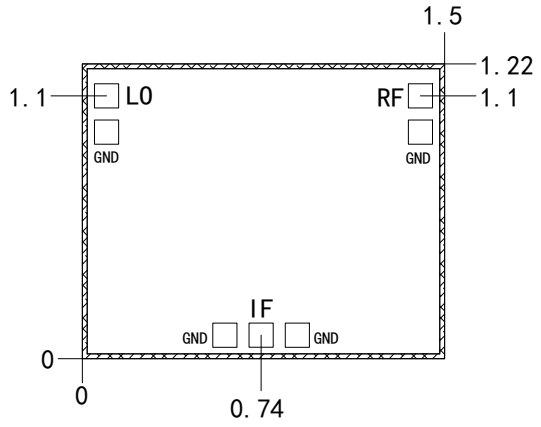
注：RF=1GHz@-10dBm,LO=1.1GHz@13dBm,25℃

组合杂散抑制度：上变频

mRF \ nLO	0	1	2	3	4
-4	83	93	76	97	87
-3	70	60	75	59	75
-2	62	50	62	71	66
-1	19	0	26	16	49
0	\	36	16	22	33
1	19	0	31	17	53
2	62	51	56	72	65
3	70	57	73	60	78
4	84	88	75	91	88

注:IF=100MHz@-10dBm,LO=1.1GHz@13dBm,25℃

外形尺寸图：



注：1.单位：mm；

2.芯片背面镀金，背面接地；

3.外形尺寸公差：±0.05mm。

4.键合压点镀金，压点尺寸：0.1×0.1mm；

引脚定义：

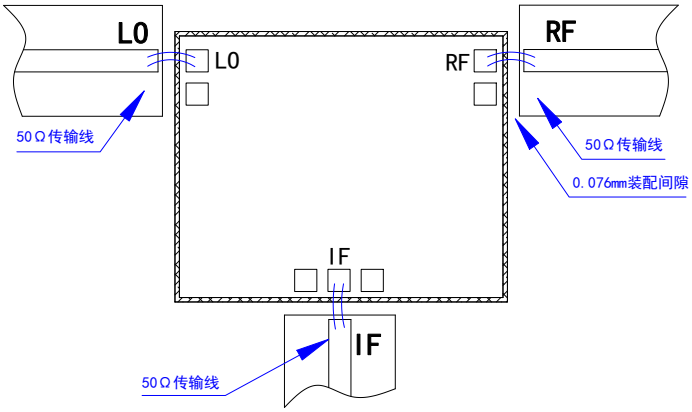
符号	描述
LO	本振端口，无隔直
RF	射频端口，无隔直
IF	中频端口，无隔直
GND/背面	接地

极限参数表：

参数名称	极限值
射频/本振最大输入功率	+24dBm
中频最大输入功率	+24dBm
装配温度	+295℃，20s
工作温度	-55～+85℃
贮存温度	-55～+150℃
静电放电敏感度等级	1A

超过以上任何一项极限参数，可能造成器件永久损坏。

推荐装配图：



注：射频端口应尽量靠近微带线以缩短键合金丝尺寸，典型的装配间隙是 0.076~0.152mm，使用Φ25um 双金丝键合，建议金丝长度 250~400um。

产品使用注意事项：

1. 本芯片产品需要在干燥、氮气环境中存储，在超净环境装配使用。
2. 裸芯片使用的砷化镓材料较脆，芯片表面容易受损，不能用干或湿化学方法清洁芯片表面，使用时须小心。
3. 芯片粘结装配时，需考虑热膨胀应力对芯片的影响，芯片建议烧结或粘结在热膨胀系数相近的载体上，如可伐、钨铜或钼铜垫片上，避免热膨胀应力匹配不当导致芯片开裂。
4. 芯片使用导电胶或合金烧结（合金温度不能超过 300℃，时间不能超过 30 秒），使之充分接地。
5. 芯片射频端口使用 25um 双金丝键合，建议金丝长度 0.25~0.40mm（10～16 mils）。
6. 在存储和使用过程中注意防静电，烧结、键合台接地良好。