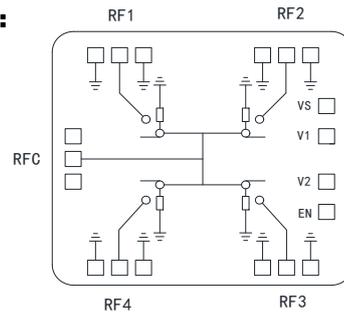


特点:

- 频率范围: 0.01~12GHz
- 插入损耗: 1.5dB
- 隔离度: 65dB
- 开通时间: 30ns
- 吸收式开关
- 尺寸: 1.6mm×1.6mm×0.10mm

功能框图:



产品简介:

YDC4118 是一款采用 GaAs pHEMT 工艺设计制造的开关芯片。该芯片采用了片上金属化通孔工艺保证良好接地。芯片背面进行了金属化处理, 适用于导电胶粘接或共晶烧结工艺。

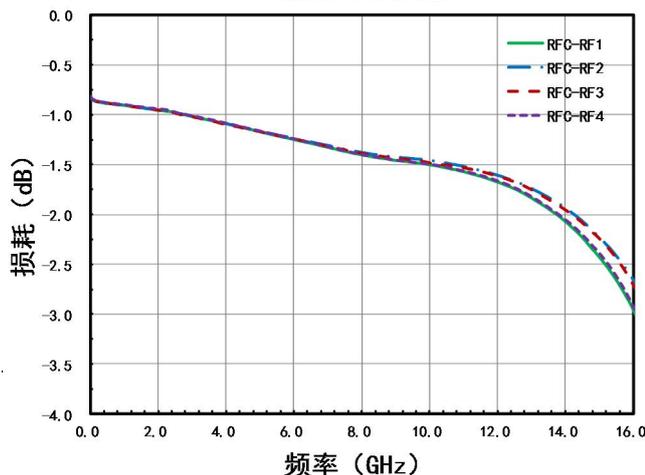
性能参数: (50Ω系统, $T_A=+25^{\circ}\text{C}$, $V_S=-5\text{V}$, $I=6\text{mA}$)

参数名称	符号	测试条件	参数值			单位	备注
			MIN	TYP	MAX		
频率范围	f	$V_S=-5\text{V}$ $f=0.01\sim 12\text{GHz}$ $P_{IN}=0\text{dBm}$ 控制电平: 0/+5V	0.01	-	12	GHz	-
插入损耗	IL		-	1.5	-	dB	-
输入驻波比	VSWR _I		-	1.3	-	-	-
输出驻波比	VSWR _O		-	1.2	-	-	-
隔离度	ISO		-	65	-	dB	-
开通时间	t		-	30	-	ns	50% Ctrl~90% RF
关断时间	t		-	20	-	ns	50% Ctrl~10% RF
上升沿	t _{RISE}		-	20	-	ns	10% RF~90% RF
下降沿	t _{FALL}		-	10	-	ns	90% RF~10% RF
控制电平	V1 _H		+2.5	-	+5.5	V	V1/V2 端口 (-55°C~+85°C)
	V1 _L		0	-	+0.5	V	
	V2 _H		+2.5	-	+5.5	V	
	V2 _L		0	-	+0.5	V	
输入 1dB 压缩点	P _{-1dB}		12	-	26	dBm	10MHz~100MHz
		26	-	30	100MHz~12GHz		
电源电压	V _S	-	-4.75	-5	-5.25	V	-55°C~+85°C
电源电流	I _S	-	-	6	-	mA	-

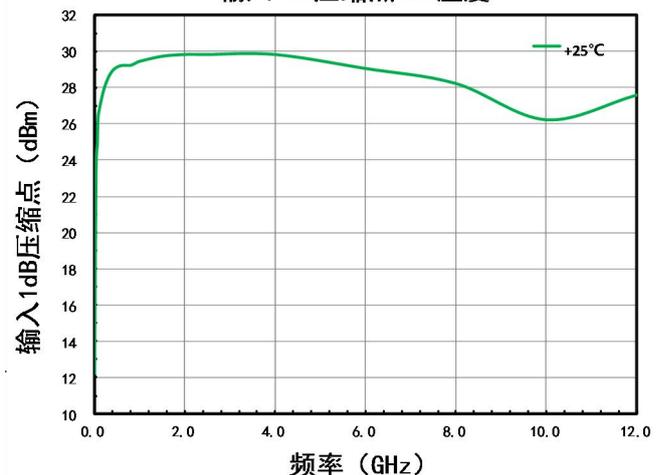
*: 芯片均经过在片 100% 直流与 RF 测试。

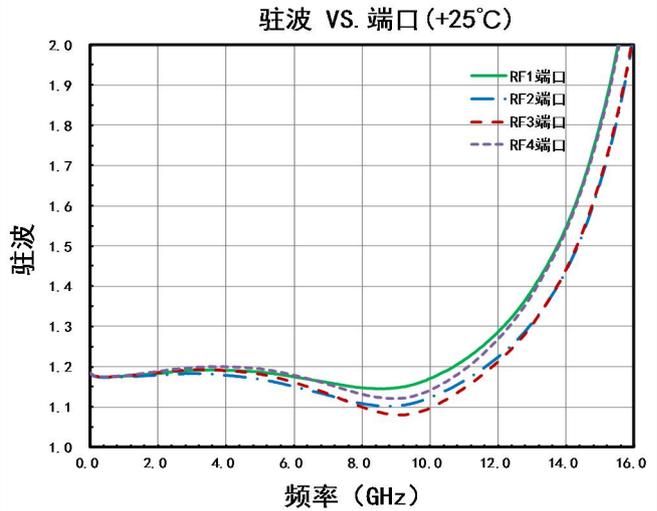
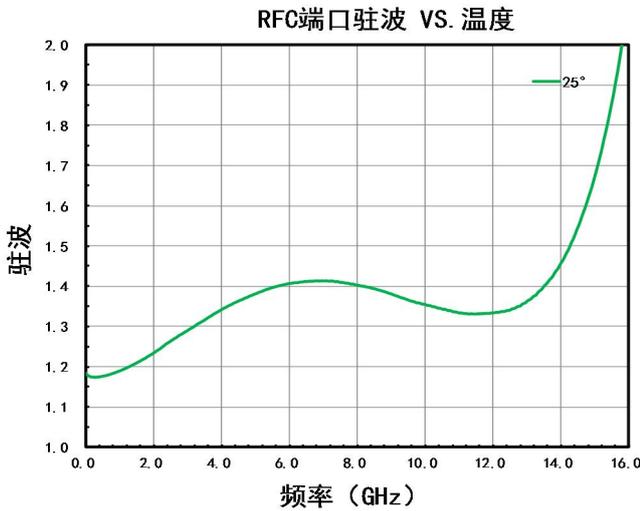
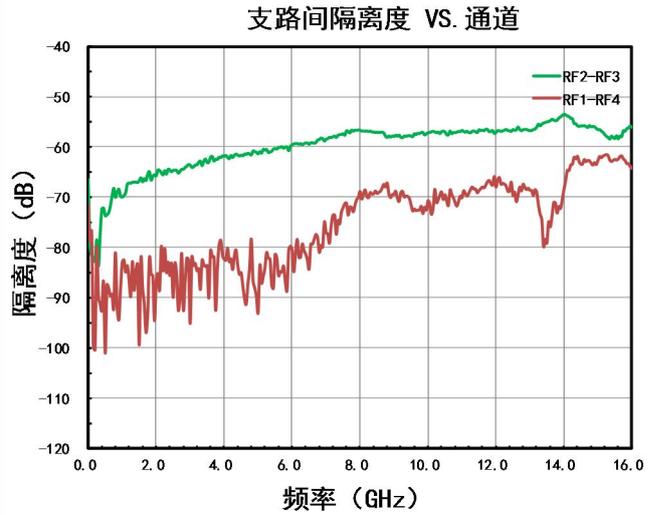
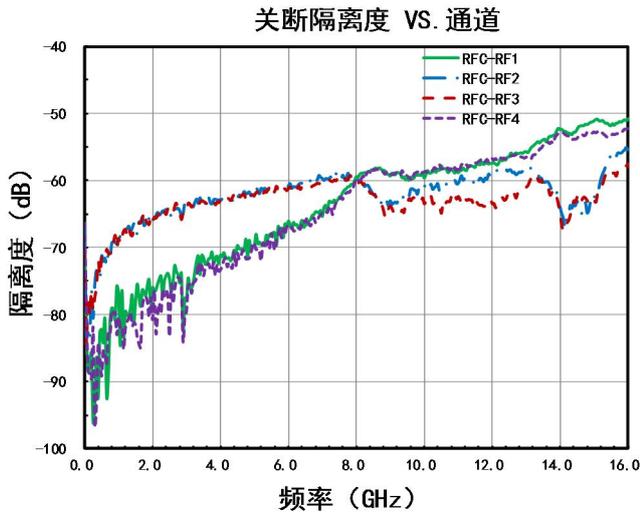
典型测试曲线: (50Ω系统, $V_S=-5\text{V}$, $P_{IN}=0\text{dBm}$, $T_A=+25^{\circ}\text{C}$, $I=6\text{mA}$)

损耗 VS. 通道

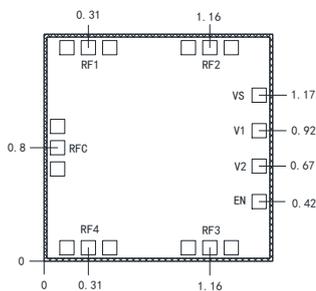


输入1dB压缩点VS. 温度





外形尺寸图:



注: 1.单位: mm;

2.芯片背面镀金, 背面接地;

3.外形尺寸公差: $\pm 0.05\text{mm}$ 。

4.键合压点镀金, 压点尺寸: $0.1 \times 0.1\text{mm}$;

引脚定义:

符号	描述
RFC	射频输入端口, 芯片内部无隔直
RF1	射频输出端口 1, 芯片内部无隔直
RF2	射频输出端口 2, 芯片内部无隔直
RF3	射频输出端口 3, 芯片内部无隔直
RF4	射频输出端口 4, 芯片内部无隔直
VS	电源端口, -5V 加电
V1/V2	控制端口, 0/+5V
GND/芯片背面	接地



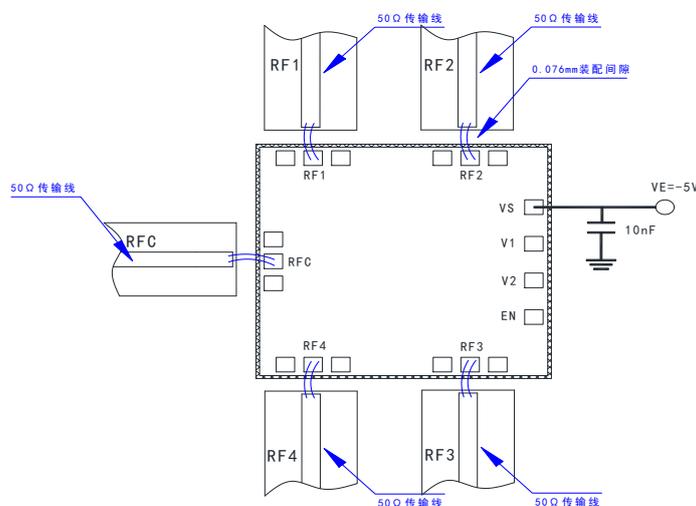
极限参数表:

参数名称	极限值
输入射频功率	10MHz~500MHz, +26dBm, +85℃
	500MHz~12GHz, +30dBm, +85℃
电源电压	-5.5V
控制电压	+5.5V
装配温度	+295℃, 20s
工作温度	-55~+85℃
贮存温度	-55~+150℃
静电放电敏感度等级	1A

真值表: (0: 0V, 1: +5V)

控制输入			射频通路			
V2	V1	EN	RFC-RF1	RFC-RF2	RFC-RF3	RFC-RF4
0	0	0	ON	OFF	OFF	OFF
0	1	0	OFF	ON	OFF	OFF
1	0	0	OFF	OFF	ON	OFF
1	1	0	OFF	OFF	OFF	ON
-	-	1	OFF	OFF	OFF	OFF

推荐装配图:



注: 隔直电容的容值可根据实际使用频段选择; 射频端口应尽量靠近微带线以缩短键合金丝尺寸, 典型的装配间隙是 0.076~0.152mm, 使用 $\Phi 25\mu\text{m}$ 双金丝键合, 建议金丝长度 250~400 μm 。

产品使用注意事项:

1. 本芯片产品需要在干燥、氮气环境中存储, 在超净环境装配使用。
2. 裸芯片使用的砷化镓材料较脆, 芯片表面容易受损, 不能用于干或湿化学方法清洁芯片表面, 使用时须小心。
3. 芯片粘结装配时, 需考虑热膨胀应力对芯片的影响, 芯片建议烧结或粘结在热膨胀系数相近的载体上, 如可伐、钨铜或钼铜垫片上, 避免热膨胀应力匹配不当导致芯片开裂。
4. 芯片使用导电胶或合金烧结 (合金温度不能超过 295℃, 时间不能超过 30 秒), 使之充分接地。
5. 芯片射频端口使用 25 μm 双金丝键合, 建议金丝长度 0.25~0.40mm (10~16 mils)。
6. 在存储和使用过程中注意防静电, 烧结、键合台接地良好。