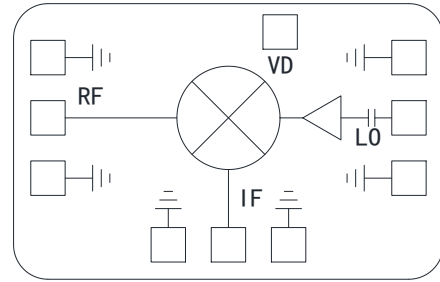


特点:

- 射频&本振频率：6.0~18.0GHz
- 中频频率：0.01~7.0GHz
- 下变频损耗：8dB typ
- 上变频损耗：6dB typ
- 下变频 1dB 压缩点输入功率：13dBm typ
- 上变频 1dB 压缩点输入功率：11dBm typ
- 本振功率：-3dBm~+3dBm typ
- 本振自带驱动
- 电压/电流：+5V/45mA typ
- 芯片尺寸：2.03mm×1.26mm×0.1mm

功能框图:



产品简介:

YDC6307 是一款采用 GaAs pHEMT 工艺设计制造的带本振驱动混频器芯片，集成本振放大功能。该芯片采用了片上金属化通孔工艺保证良好接地。芯片背面进行了金属化处理，适用于导电胶粘接或共晶烧结工艺。

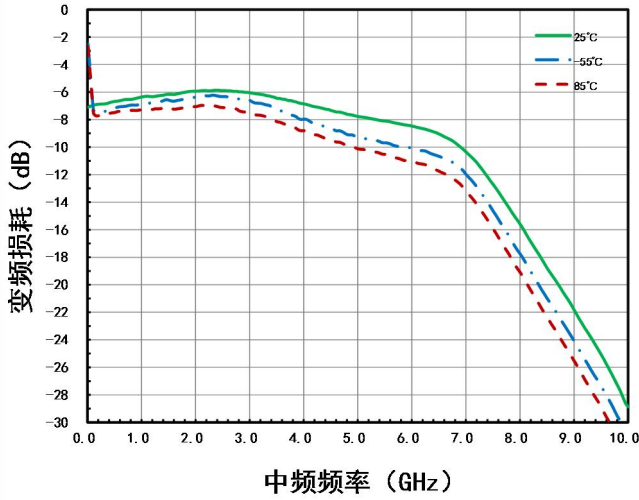
性能参数：(50Ω系统, T_A=-55~85℃)

参数名称	符号	测试条件	参数值			单位	备注
			MIN	TYP	MAX		
射频/本振频率	f _{RF/LO}	f _{RF/LO} =6.0~18.0GHz f _{IF} =100MHz 本振功率=0dBm	6.0	-	18.0	GHz	-
中频频率	f _{IF}		0.01	-	7.0	GHz	-
下变频损耗	IL		-	8	14	dB	-
上变频损耗	IL		-	6	13	dB	-
射频回波损耗	RL _{RF}		5	10	-	dB	-
中频回波损耗	RL _{IF}		3	10	-	dB	-
本振回波损耗	RL _{LO}		10	15	-	dB	-
隔离度 (LO to RF)	ISO _{LO to RF}		20	25	-	dB	-
隔离度 (LO to IF)	ISO _{LO to IF}		13	25	-	dB	-
隔离度 (RF to IF)	ISO _{RF to IF}		10	15	-	dB	-
下变频 1dB 压缩点输入功率	IP _{1dB}	f _{RF/LO} =6.0~18.0GHz f _{IF} =100MHz	+10	+13	-	dBm	-
上变频 1dB 压缩点输入功率	IP _{1dB}	本振功率=0dBm, T _A =25℃	+5	+11	-	dBm	-
电源电压	V _d	-	+4.75	+5.00	+5.25	V	-
工作电流	I _d	-	-	45	55	mA	-

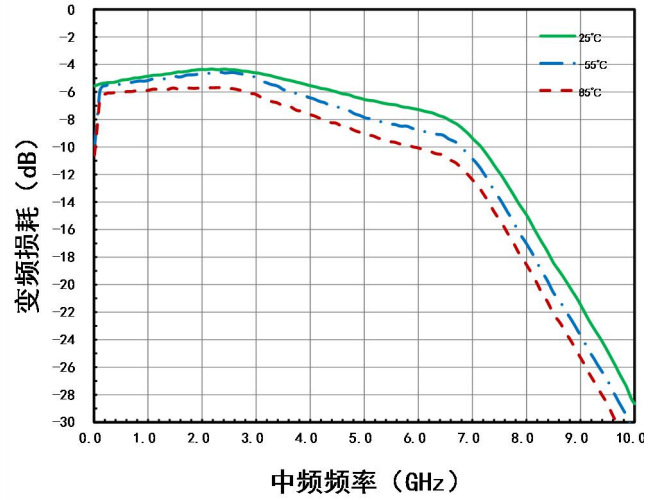
*: 芯片均经过在片 100% 直流与 RF 测试。

典型测试曲线 1: (50Ω系统, $T_A=-55\sim 85^\circ\text{C}$, LO 功率=0dBm)

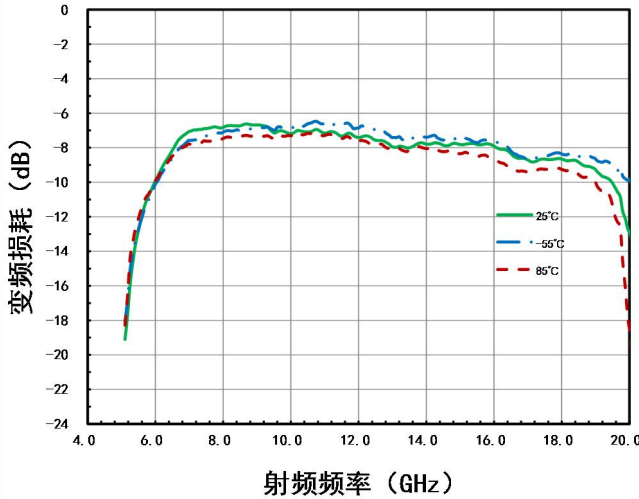
下变频中频响应 ($L_0=RF-IF=7\text{GHz}$) $L_0=0\text{dB}$



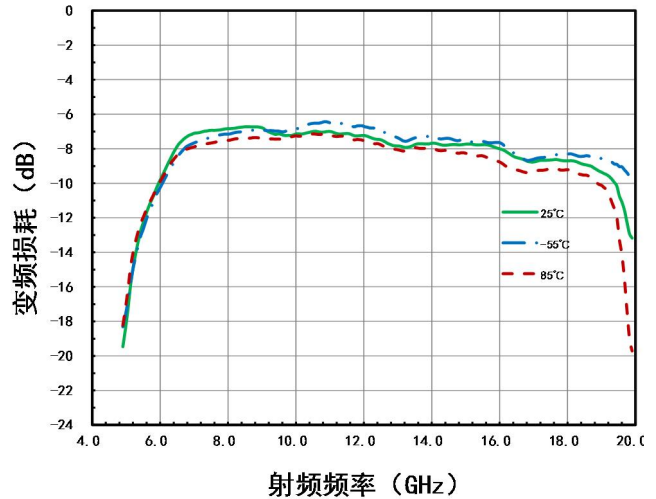
上变频中频响应 ($L_0=RF-IF=7\text{GHz}$) $L_0=0\text{dB}$



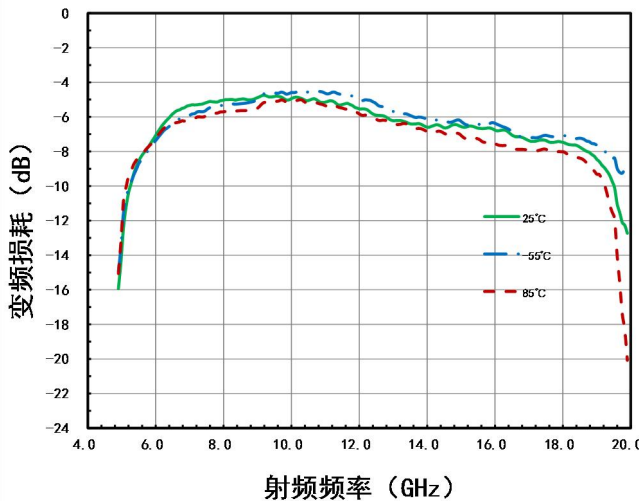
下变频损耗 ($IF=RF-L_0=100\text{MHz}$) $L_0=0\text{dB}$



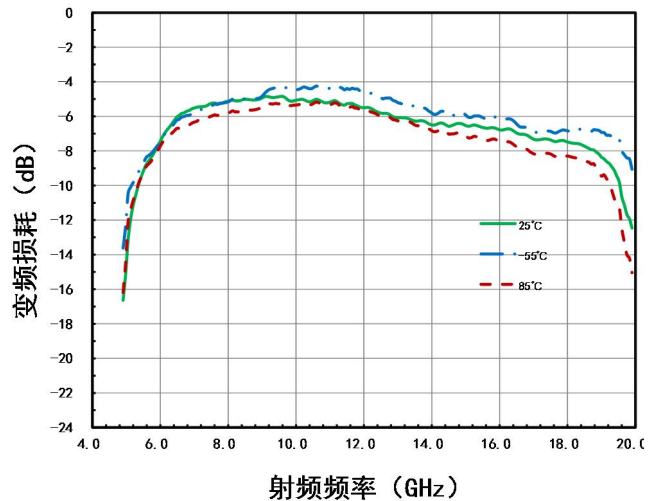
下变频损耗 ($IF=L_0-RF=100\text{MHz}$) $L_0=0\text{dB}$

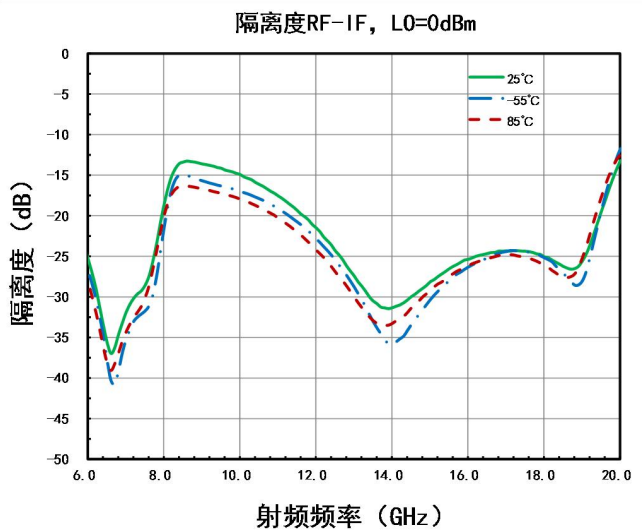
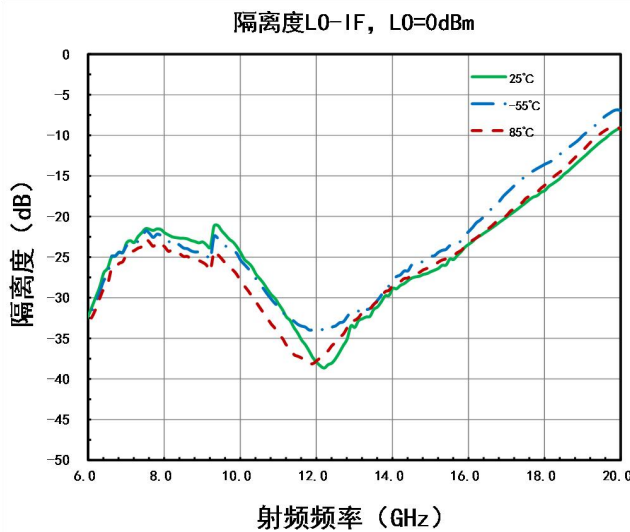
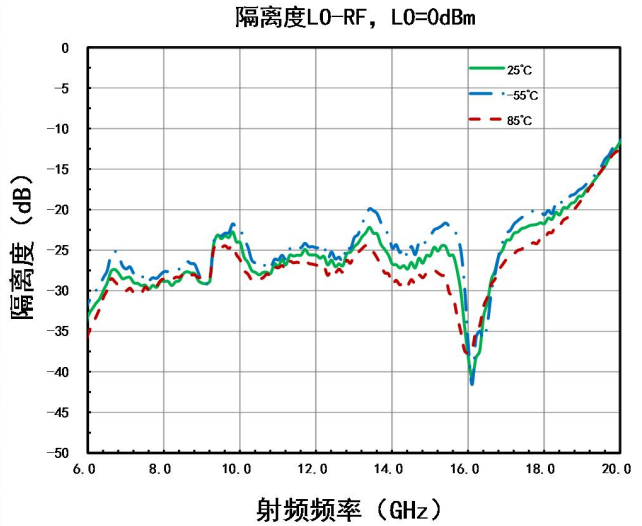
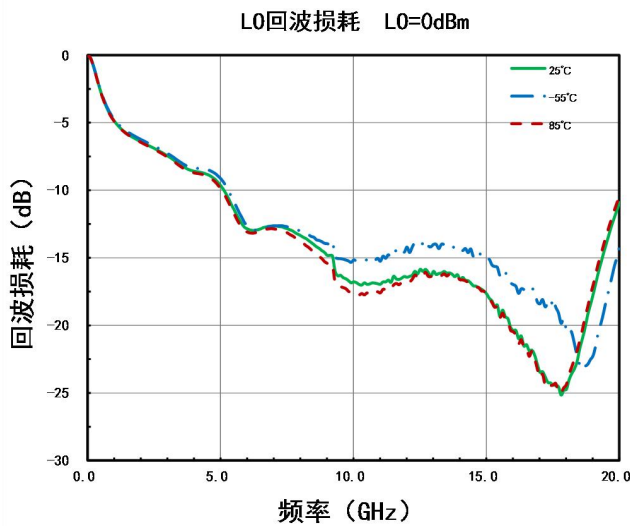
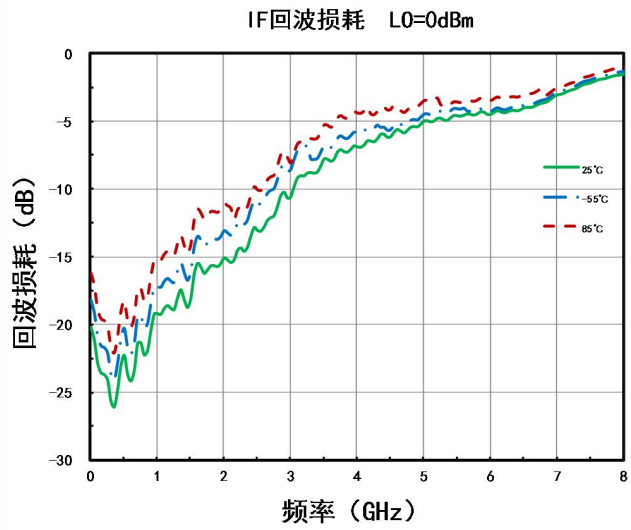
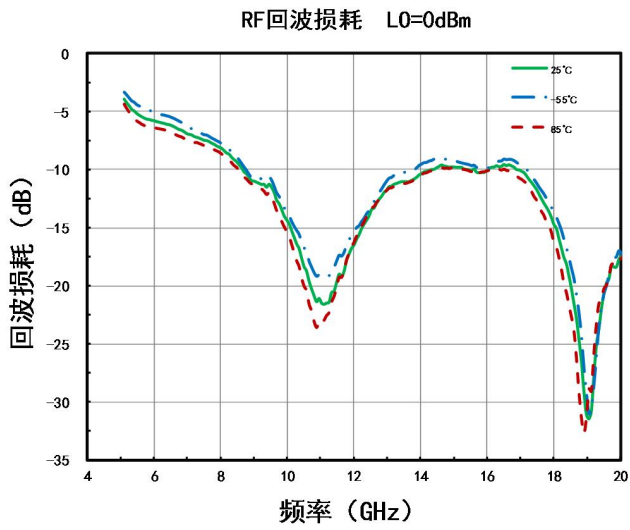


上变频损耗 ($IF=RF-L_0=100\text{MHz}$) $L_0=0\text{dB}$



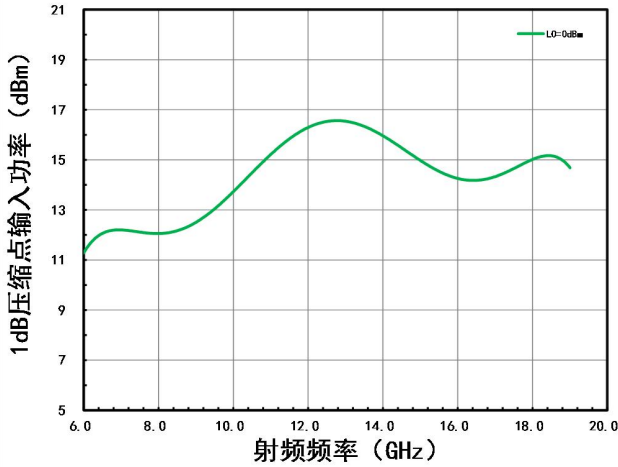
上变频损耗 ($IF=L_0-RF=100\text{MHz}$) $L_0=0\text{dB}$



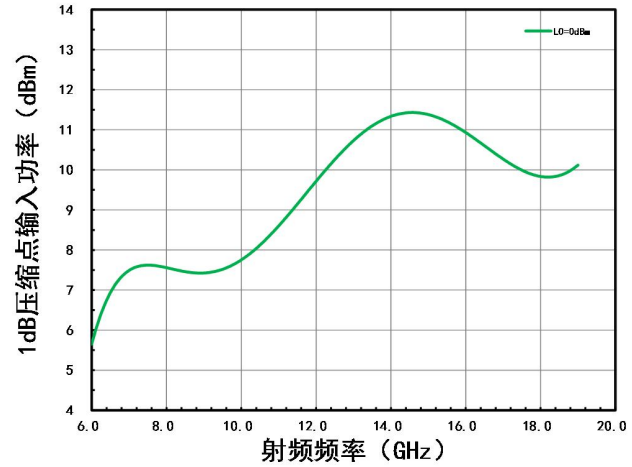


典型测试曲线 2: (50Ω系统, $T_A=25^\circ\text{C}$, LO 功率=0dBm)

下变频1dB压缩点输入功率 25°C
(IF=RF-LO=100MHz)

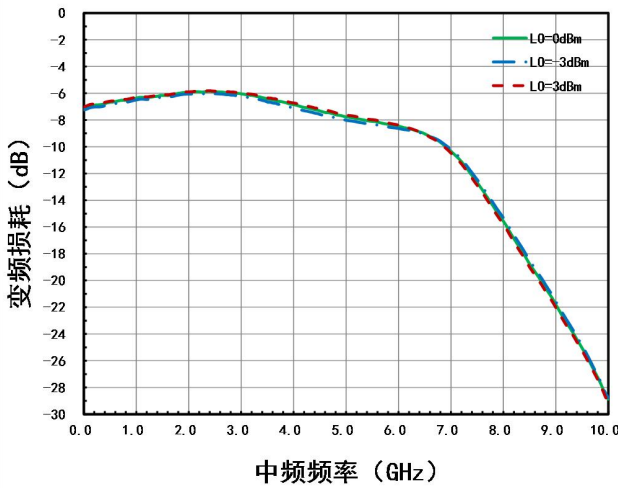


上变频1dB压缩点输入功率 25°C
(IF=RF-LO=100MHz)

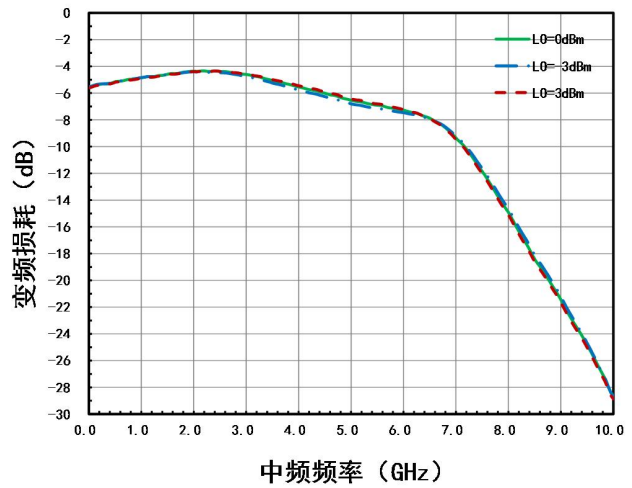


典型测试曲线 3: (50Ω系统, $T_A=25^\circ\text{C}$, LO 功率=-3~-+3dBm)

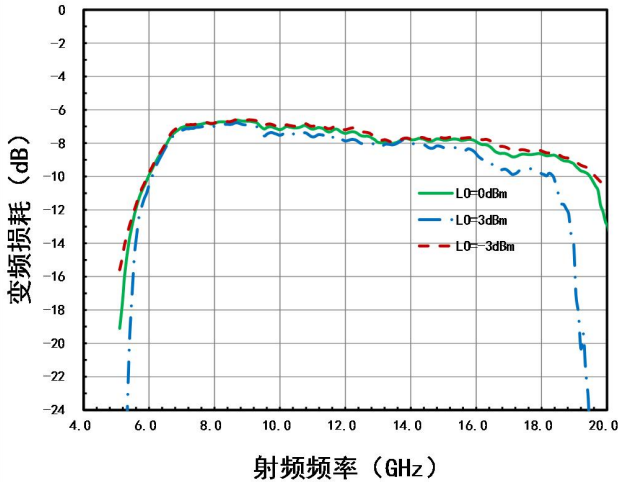
下变频中频响应 (LO=RF-IF=7GHz)



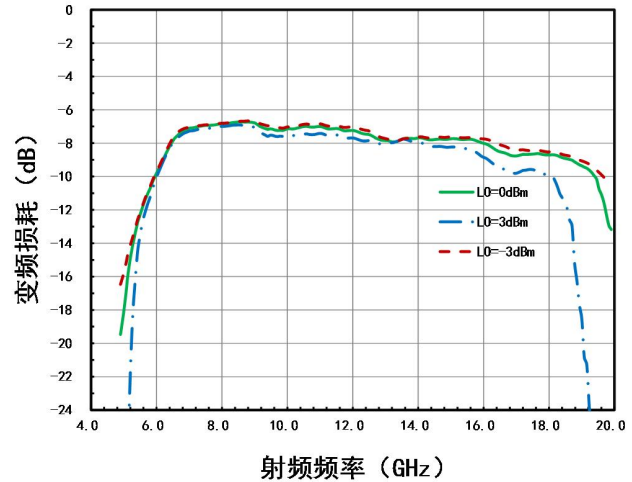
上变频中频响应 (LO=RF-IF=7GHz)

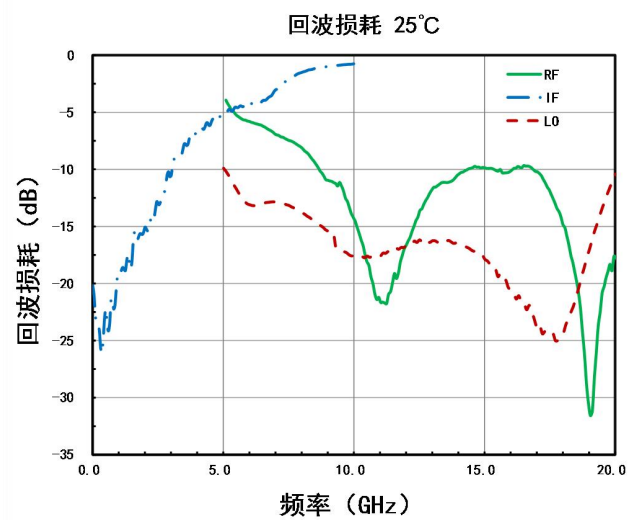
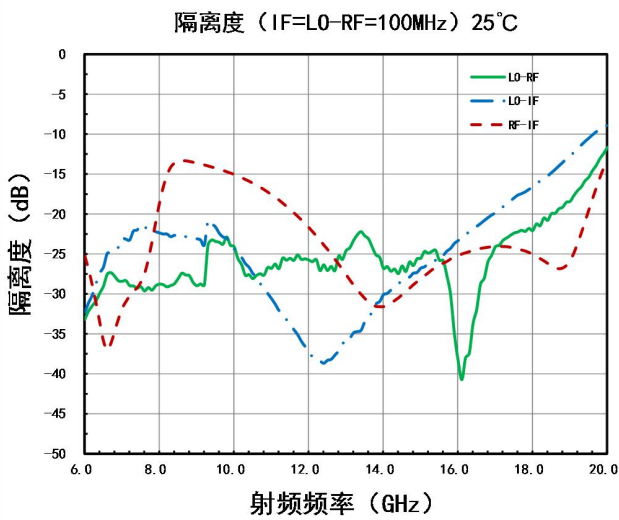
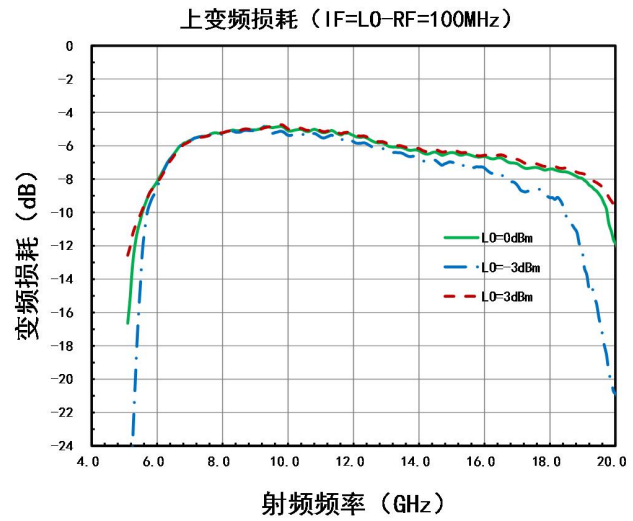
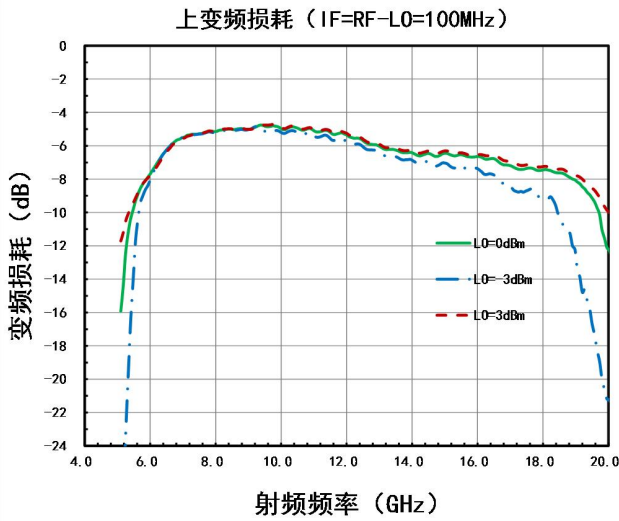


下变频损耗 (IF=RF-LO=100MHz)



下变频损耗 (IF=L0-RF=100MHz)





组合杂散抑制制度: 上变频

mIF \ nL0	0	1	2	3	4
-4	70	84.5	83.1	91.3	110.3
-3	70	73.1	74.4	105.3	72
-2	53	60.3	102.3	69.9	48.6
-1	10	62.3	31.6	8.8	29.7
0	\	10	2	10.5	27.3
1	9.7	0	30.9	34.6	35.5
2	54	89.3	81.3	69.8	58.6
3	70.5	101.3	75.1	77.8	/
4	70.5	92.3	90.3	/	/

注: IF=7.1GHz@-10dBm, L0=7GHz@0dBm, 25°C

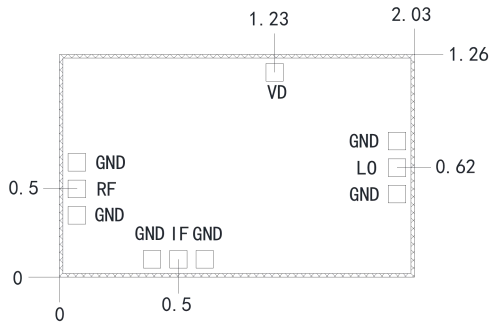
组合杂散抑制制度: 下变频

mRF \ nL0	0	1	2	3	4
0	\	11.5	32.1	23.1	33.7
1	15.1	0	14.6	37.8	39
2	52.1	51.8	49.7	62	79.3
3	49.1	80.1	56	56.3	61.4
4	48.6	95.3	99.6	73.7	74.1

注: RF=6.1GHz@-10dBm, L0=6GHz@0dBm, 25°C

外形尺寸图:

引脚定义:



注：1.单位：mm；

- 2.芯片背面镀金，背面接地；
- 3.外形尺寸公差：±0.05mm；
- 4.键合压点镀金，压点尺寸：0.1×0.1mm。



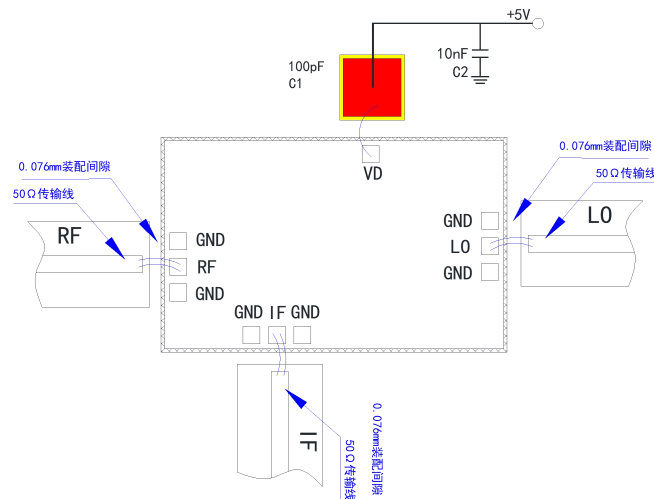
符号	描述
LO	本振端口，内部有隔直
RF	射频端口，无隔直
IF	中频端口，无隔直
VD	本振驱动加电端口
GND/背面	接地

极限参数表：

参数名称	极限值
射频/本振最大输入功率	+22dBm
中频最大输入功率	+25dBm
装配温度	+300℃，20s
工作温度	-55~+85℃
贮存温度	-55~+150℃
静电放电敏感度等级	1A

超过以上任何一项极限参数，可能造成器件永久损坏。

推荐装配图：



注：射频端口应尽量靠近微带线以缩短键合金丝尺寸，典型的装配间隙是 0.076~0.152mm，使用Φ25um 双金丝键合建议金丝长度 250~400um。

产品使用注意事项：

1. 本芯片产品需要在干燥、氮气环境中存储，在超净环境装配使用。
2. 裸芯片使用的砷化镓材料较脆，芯片表面容易受损，不能用干或湿化学方法清洁芯片表面，使用时须小心。
3. 芯片粘结装配时，需考虑热膨胀应力对芯片的影响，芯片建议烧结或粘结在热膨胀系数相近的载体上，如可伐、钨铜或钼铜垫片上，避免热膨胀应力匹配不当导致芯片开裂。
4. 芯片使用导电胶或合金烧结（合金温度不能超过 300℃，时间不能超过 20 秒），使之充分接地。
5. 芯片射频端口使用 25um 双金丝键合，建议金丝长度 0.25~0.40mm（10~16 mils）。
6. 在存储和使用过程中注意防静电，烧结、键合台接地良好。