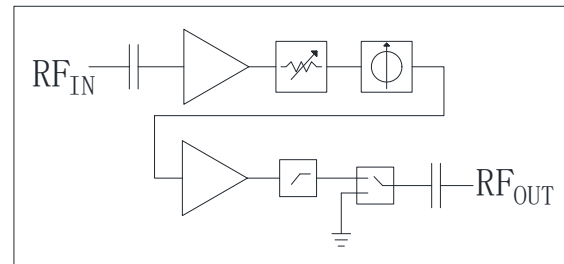


特点:

- 频率范围: 2.7~3.5GHz
- 增益: 37dB typ.
- 噪声: 0.65dB typ.
- 输出 1dB 压缩点: 18dBm typ.
- 衰减步进: 0.25dB
- 移相步进: -5.625°
- 芯片尺寸: $3.57\text{mm} \times 3.67\text{mm} \times 0.1\text{mm}$

功能框图:



产品简介:

YDC6202 是一款采用 GaAs pHEMT 工艺设计制造的幅相多功能芯片。该芯片采用了片上金属化通孔工艺保证良好接地。芯片背面进行了金属化处理, 适用于导电胶粘接或共晶烧结工艺。

性能参数: (50Ω系统, $T_A=+25^\circ\text{C}$, $V_D=+5\text{V}$, $V_S=-5\text{V}$, $I_D=14\text{mA}$)

参数名称	符号	参数值			单位	
		MIN	TYP	MAX		
频率范围	Frequency	2.7	-	3.5	GHz	
增益	Gain	33	37	41	dB	
增益平坦度	ΔG	-	± 0.6	± 2	dB	
输入驻波比	VSWR _I	-	1.1:1	1.3:1	-	
输出驻波比	VSWR _O	-	1.3:1	1.6:1	-	
噪声系数	NF	-	0.65	1.4	dB	
反向隔离度	IR	63	70	-	dB	
输出 P-1dB	OP _{-1dB}	15	18	-	dBm	
衰减范围	A	0.25~31.75			dB	
移相范围	Phase	-5.625~-354.375			°	
归一化衰减值	0.25dB	A	0.20	-	0.30	dB
	0.5dB		0.45	-	0.55	
	1dB		1.0	-	1.10	
	2dB		1.0	-	2.0	
	4dB		3.90	-	4.10	
	8dB		7.90	-	8.10	
	16dB		16.0	-	16.30	
	31.75dB		31.40	-	31.90	
衰减精度	0.25dB	ΔA	0.0	-	0.05	dB
	0.5dB		-0.10	-	0.05	
	1dB		-0.05	-	0.0	
	2dB		-0.05	-	0.05	
	4dB		-0.10	-	0.15	
	8dB		-0.15	-	0.10	
	16dB		-0.30	-	0.0	
	31.75dB		-0.15	-	0.35	
衰减附加移相	0.25dB	$\Delta\phi$	-0.10	-	0.20	°
	0.5dB		-0.10	-	0.50	
	1dB		-0.40	-	-0.20	

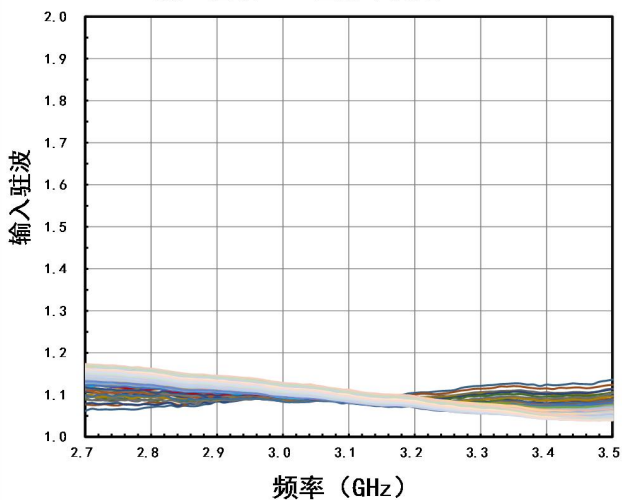
	2dB		-0.45	-	-0.10	
	4dB		-0.50	-	0.40	
	8dB		-1.70	-	-0.60	
	16dB		-2.40	-	-0.50	
	31.75dB		-1.90	-	0.45	
同频点衰减精度均方根		RMS	0.05		0.5	dB
同频点移相精度均方根		RMS	0.3		3.0	°
移相精度	-5.625°	Δ Phase	0.7	-	0.9	°
	-11.25°		0.0	-	1.10	
	-22.5°		-0.05	-	1.50	
	-45°		0.0	-	0.50	
	-90°		-0.50	-	1.80	
	-180°		-2.50	-	0.0	
	-354.375°		0.20	-	3.10	
移相幅度变化	-5.625°	Δφ	0.0	-	0.05	dB
	-11.25°		-0.10	-	0.05	
	-22.5°		-0.10	-	0.10	
	-45°		-0.10	-	0.0	
	-90°		-0.10	-	0.10	
	-180°		0.0	-	0.20	
	-354.375°		0.0	-	0.20	
控制电压		VS	-5.25	-5	-4.75	V
电源电压		VD	+4.75	+5	+5.25	V
工作电流		ID	-	14	20	mA

*: OIP₃ 测试条件: 双音信号间隔 1MHz, Pout=0dBm/tone.

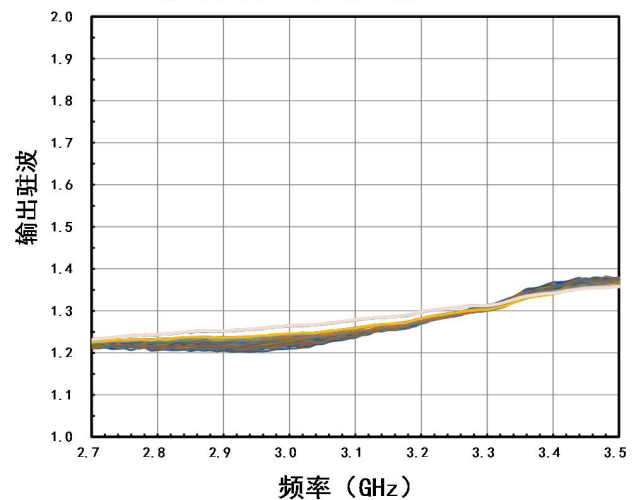
** : 芯片均经过在片 100% 直流与 RF 测试.

接收端典型测试曲线: (50Ω系统, T_A=+25°C, VD=+5V, VS=-5V, ID=14mA)

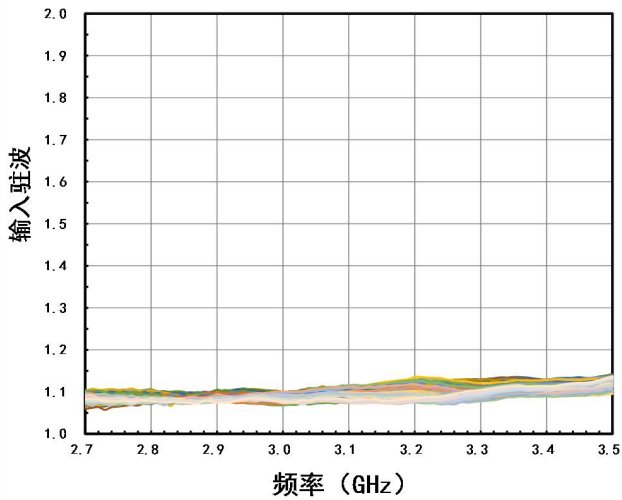
输入驻波 VS. 全部衰减态 +25°C



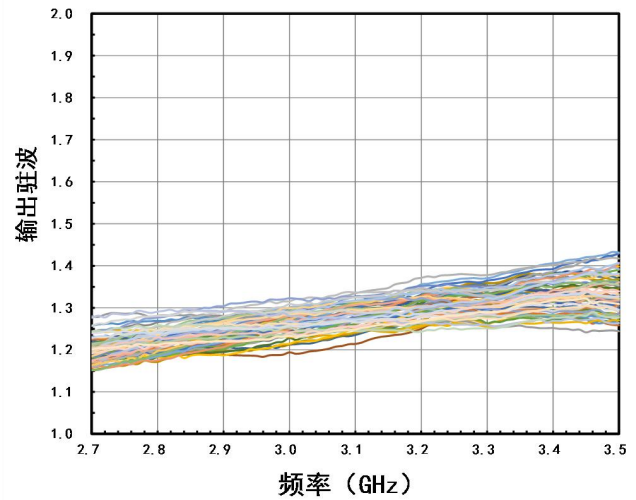
输出驻波 VS. 全部衰减态 +25°C



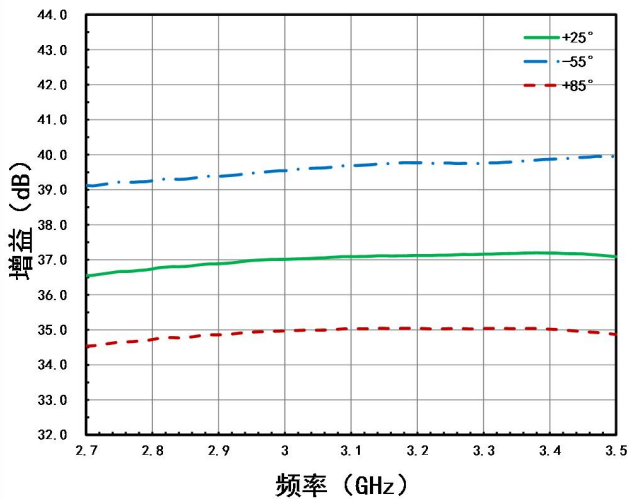
输入驻波 VS. 全部移相态 +25°C



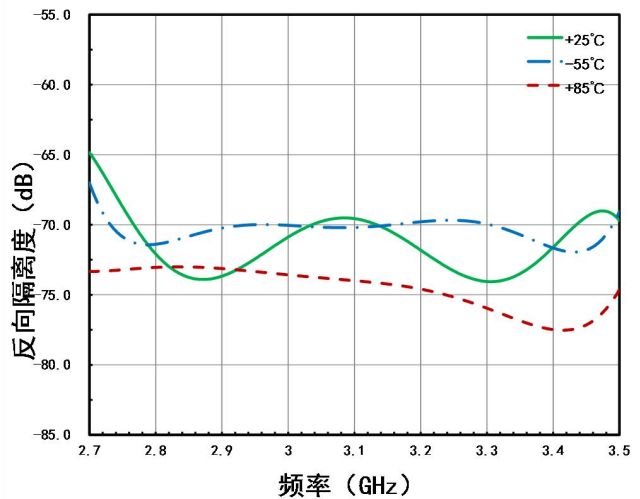
输出驻波 VS. 全部移相态 +25°C



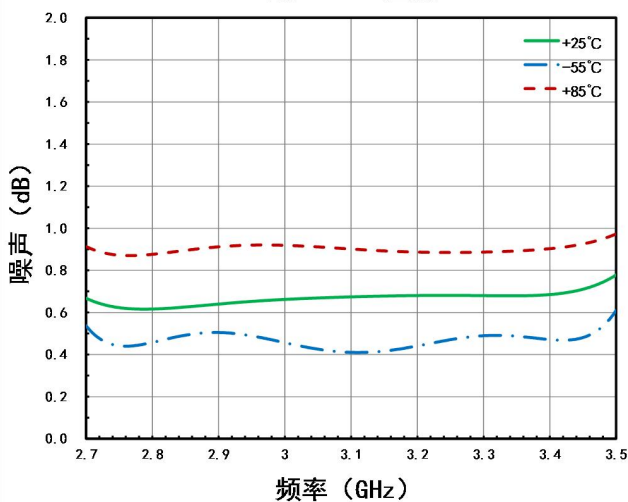
增益 VS. 温度



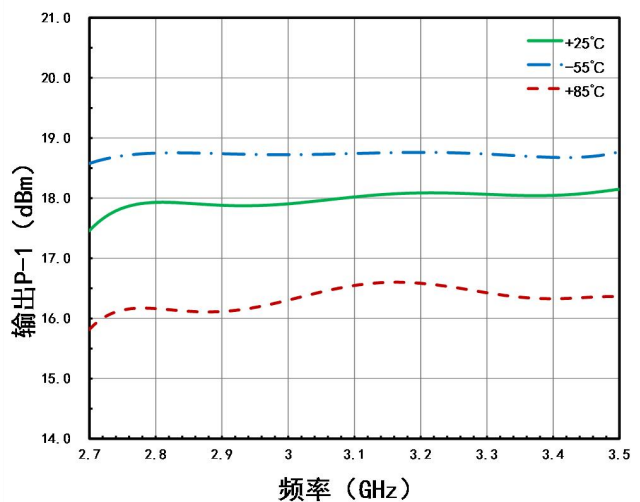
反向隔离度 VS. 温度



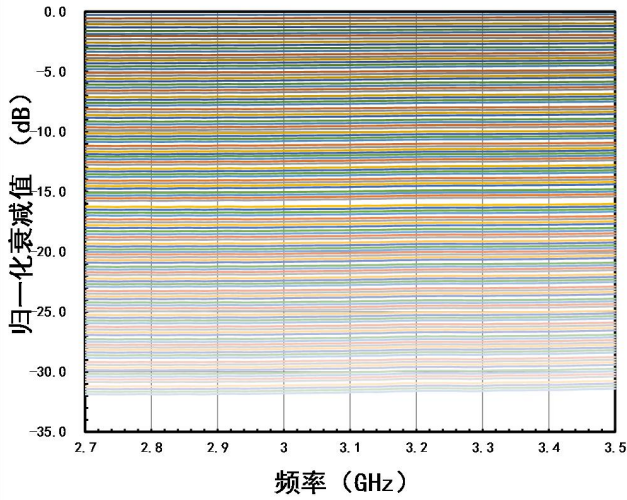
噪声 VS. 温度



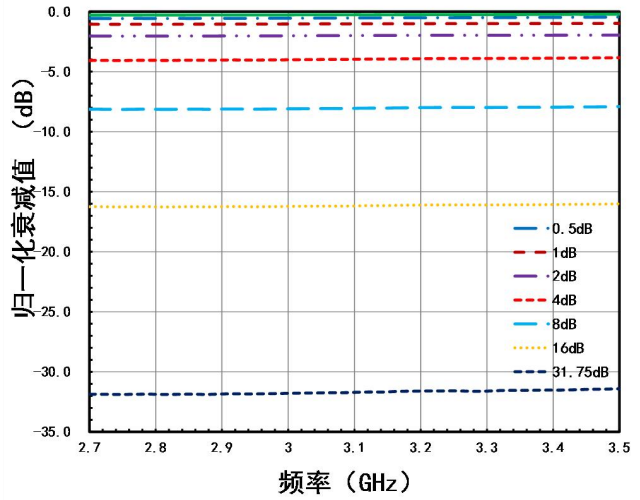
输出P-1 VS. 温度



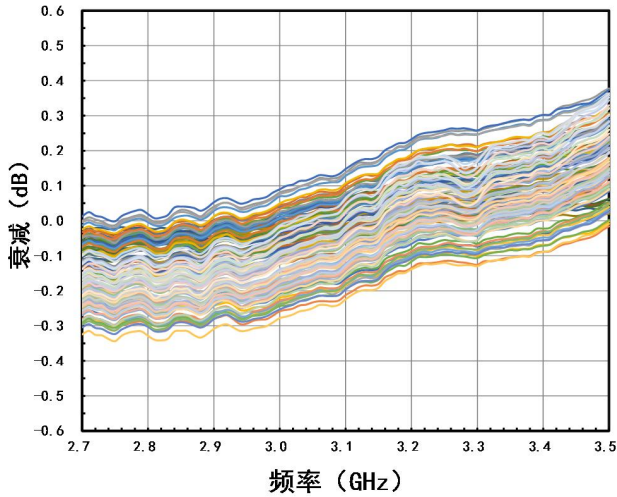
归一化衰减 VS. 全部衰减态



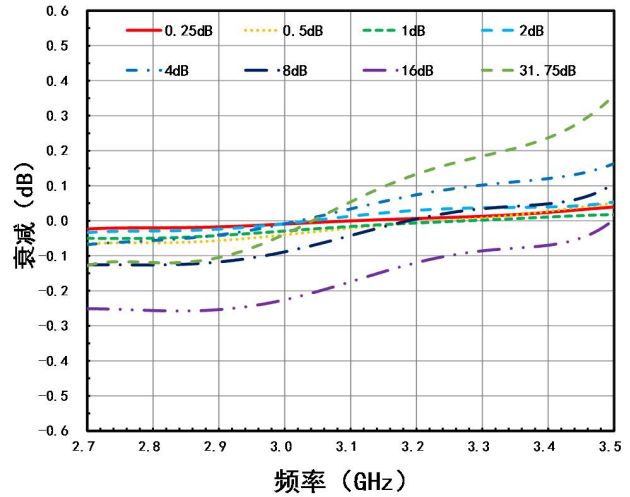
归一化衰减 VS. 全部衰减态



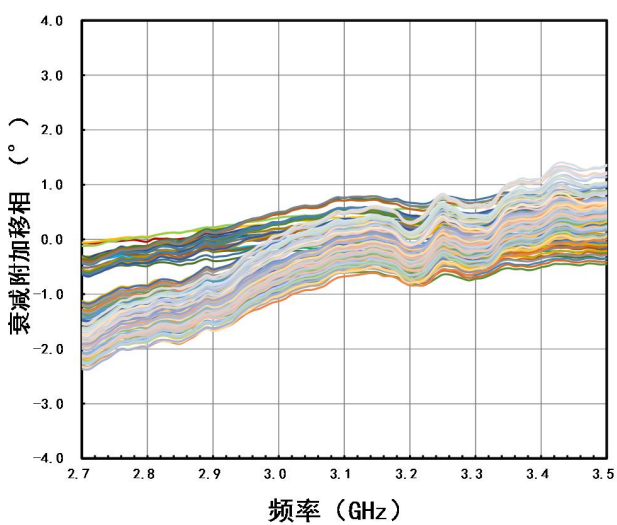
衰减精度 VS. 全部衰减态 25°C



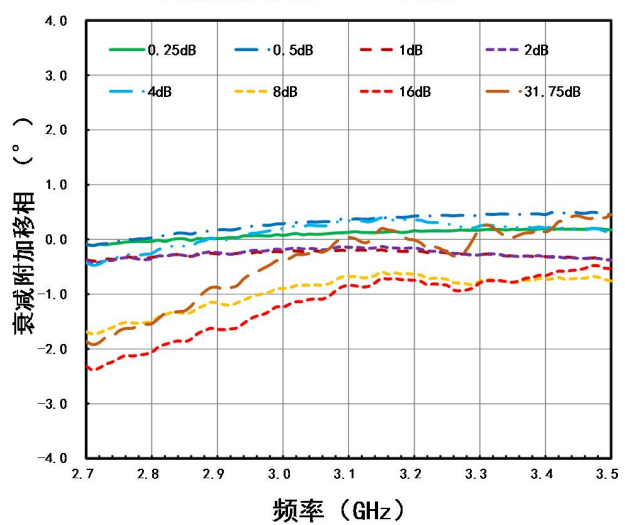
衰减精度 VS. 衰减位 25°C



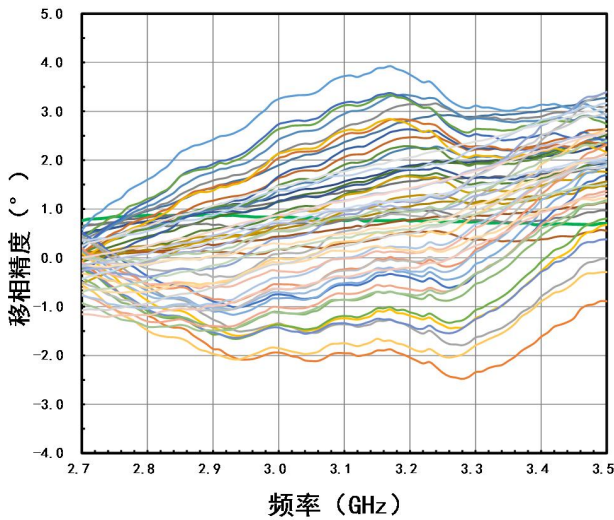
衰减附加移相 VS. 全部衰减态 +25°C



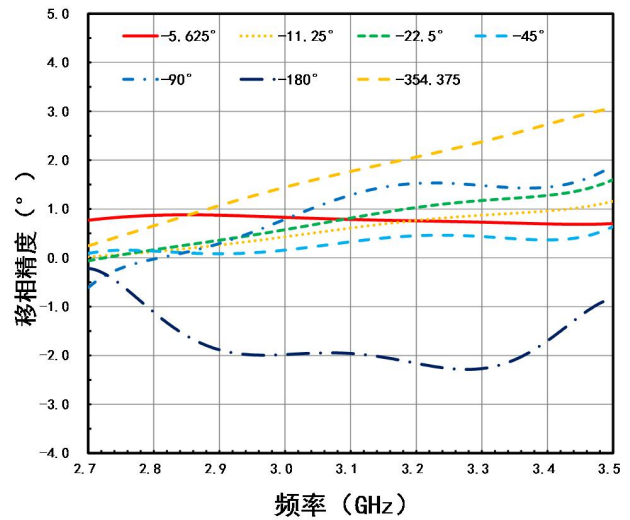
衰减附加移相 VS. 衰减位 +25°C



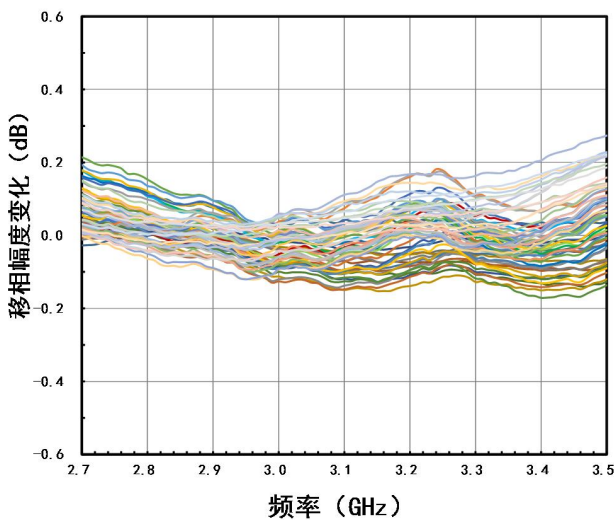
移相精度 VS. 全部移相态



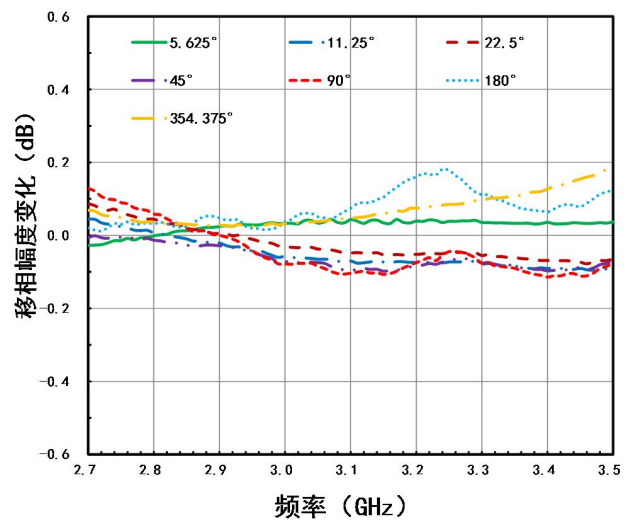
移相精度 VS. 移相位



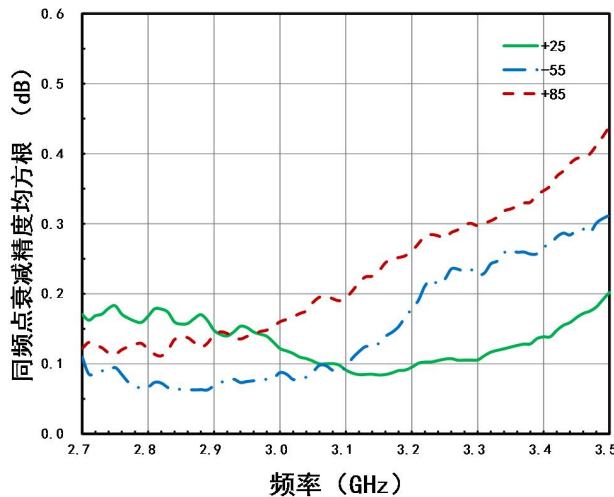
移相幅度变化 VS. 全部移相态 +25°C



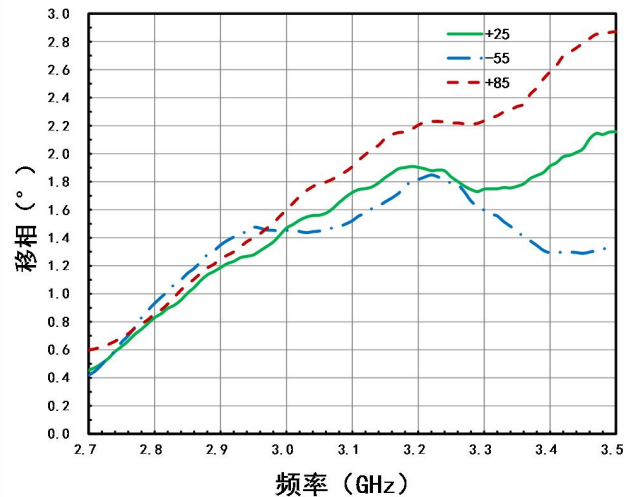
移相幅度变化 VS. 移相位 +25°C



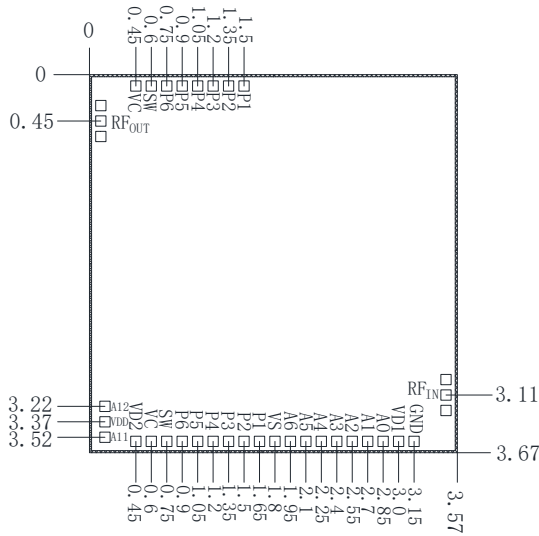
同频点衰减精度均方根 VS. 温度



同频点移相精度均方根 VS. 温度



外形尺寸图:



注: 1.单位: mm;

2.芯片背面镀金, 背面接地;

3.外形尺寸公差: $\pm 0.05\text{mm}$ 。

4.键合压点镀金, 压点尺寸: $0.1 \times 0.1\text{mm}$;

真值表: (0: 0V, 1: +5V)

衰减量	控制输入						
	A0	A1	A2	A3	A4	A5	A6
参考态	0	0	0	0	0	0	0
0.25dB	1	0	0	0	0	0	0
0.5dB	0	1	0	0	0	0	0
1dB	0	0	1	0	0	0	0
2dB	0	0	0	1	0	0	0
4dB	0	0	0	0	1	0	0
8dB	0	0	0	0	0	1	0
16dB	0	0	0	0	0	0	1
31.75dB	1	1	1	1	1	1	1

移相量	控制输入					
	P1	P2	P3	P4	P5	P6
参考态	0	0	0	0	0	0
5.625°	1	0	0	0	0	0
11.25°	0	1	0	0	0	0
22.5°	0	0	1	0	0	0
45°	0	0	0	1	0	0
90°	0	0	0	0	1	0
180°	0	0	0	0	0	1
354.375°	1	1	1	1	1	1

引脚定义:

符号	描述
RF _{IN}	射频发射输入, 芯片内部有隔直
RF _{OUT}	射频接收输出, 芯片内部有隔直
P1	5.625° 移相, 高电平有效
P2	11.25° 移相, 高电平有效
P3	22.5° 移相, 高电平有效
P4	45° 移相, 高电平有效
P5	90° 移相, 高电平有效
P6	180° 移相, 高电平有效
A0	0.25dB 衰减, 高电平有效
A1	0.5dB 衰减, 高电平有效
A2	1dB 衰减, 高电平有效
A3	2dB 衰减, 高电平有效
A4	4dB 衰减, 高电平有效
A5	8dB 衰减, 高电平有效
A6	16dB 衰减, 高电平有效
VC	放大器控制, 高电平工作
VD	放大器工作电压, +5V 供电
SW	开关控制, 高电平工作, 低电平负载
A11	0.5dB 衰减, 高电平有效
A12	1dB 衰减, 高电平有效
VDD	内部与 VD 相连, +5V 供电
GND/芯片背面	接地, 芯片底部需接地良好

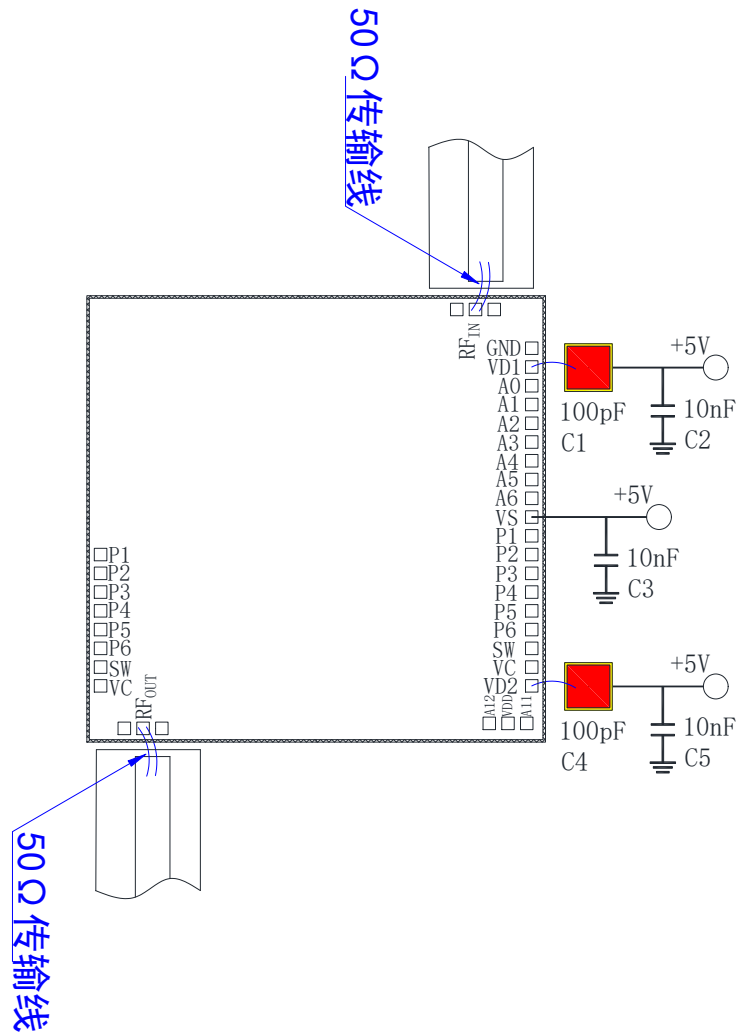
极限参数表:

参数名称	极限值
输入射频功率, 50Ω	+20dBm
电源电压	+6V
控制电压	-5.5V
装配温度	+300°C, 20s
工作温度	-55°C~+85°C
贮存温度	-55°C~+150°C

超过以上任何一项极限参数, 可能造成器件永久损坏。



推荐装配图:



注：射频端口应尽量靠近微带线以缩短键合金丝尺寸，典型的装配间隙是 0.076~0.152mm，使用 $\Phi 25\mu\text{m}$ 双金丝键合，建议金丝长度 250~400 μm 。

产品使用注意事项:

1. 本芯片产品需要在干燥、氮气环境中存储，在超净环境装配使用。
2. 裸芯片使用的砷化镓材料较脆，芯片表面容易受损，不能用干或湿化学方法清洁芯片表面，使用时须小心。
3. 芯片粘结装配时，需考虑热膨胀应力对芯片的影响，芯片建议烧结或粘结在热膨胀系数相近的载体上，如可伐、钨铜或钼铜垫片上，避免热膨胀应力匹配不当导致芯片开裂。
4. 芯片使用导电胶或合金烧结（合金温度不能超过 300°C，时间不能超过 20 秒），使之充分地地。
5. 芯片射频端口使用 25 μm 双金丝键合，建议金丝长度 0.25~0.40mm（10~16 mils）。
6. 在存储和使用过程中注意防静电，烧结、键合台接地良好。