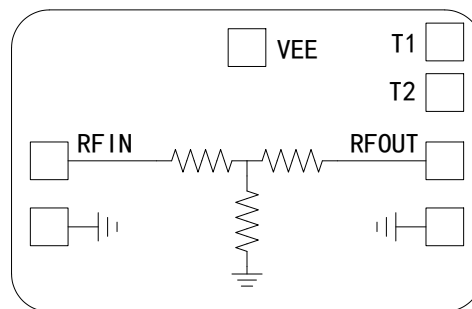


特点:

- 频率范围: 0.01~10.00GHz
- 插损: 典型值 4.5dB (默认状态)
- 插损: 典型值 5.2dB (T1 接地)
- 插损: 典型值 5.8dB (T2 接地)
- 衰减补偿范围: 典型值 4.5dB
- 温度补偿范围: -55~85℃
- 单电源工作: -5V@2mA
- 芯片尺寸: 0.57×0.67×0.1mm

功能框图:



产品简介:

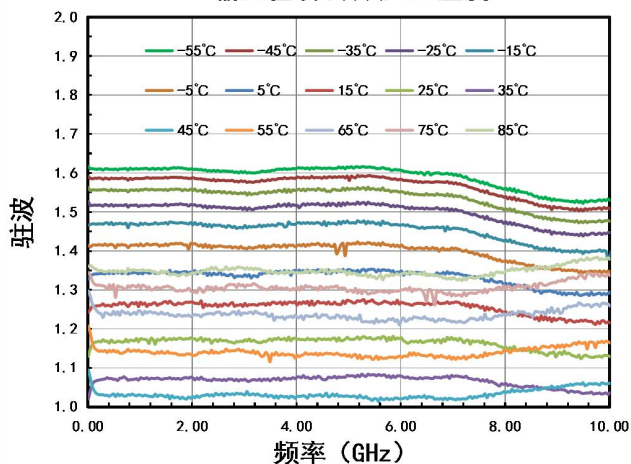
YDC4702 是一款采用 GaAs pHEMT 工艺设计制造的温补衰减器芯片。该芯片采用了片上金属化通孔工艺保证良好接地。芯片背面进行了金属化处理, 适用于导电胶粘接或共晶烧结工艺, 芯片均经过在片 100% 直流与 RF 测试。

性能参数: (50Ω系统, $V_{EE}=-5V$)

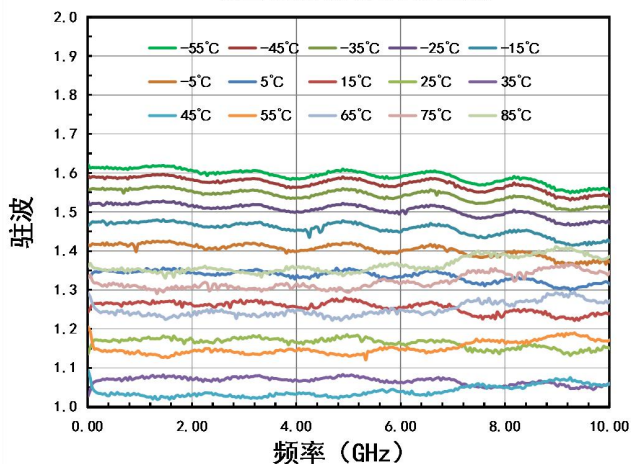
参数名称	符号	参数值			单位
		MIN	TYP	MAX	
频率范围	Frequency	0.01	-	10.00	GHz
插损(默认状态)	IL	-	4.5	-	-
插损(T1 到地)	-	-	5.2	-	-
插损(T2 到地)	-	-	5.8	-	dB
衰减补偿范围	-	-	4.5	-	dB
温度补偿范围	-	-55	-	+85	℃
输入驻波比	VSWR _I	-	1.3:1	-	-
输出驻波比	VSWR _O	-	1.3:1	-	-
电源电压	V_{EE}	-	-5	-	V
工作电流	I_{EE}	-	2	-	mA

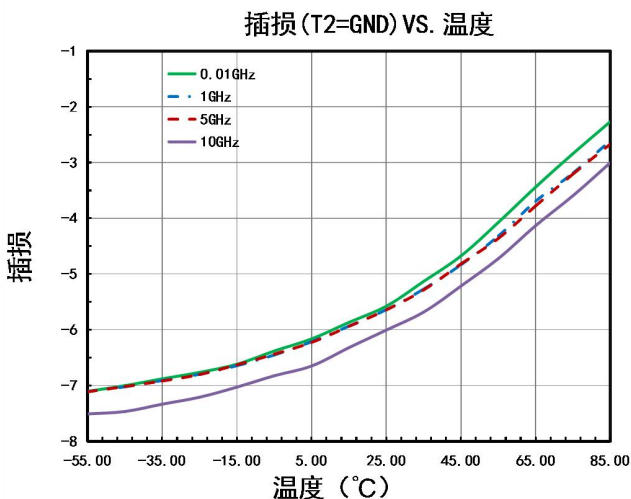
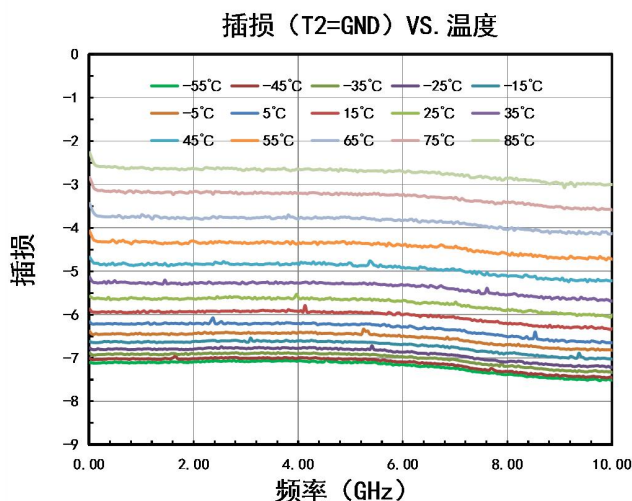
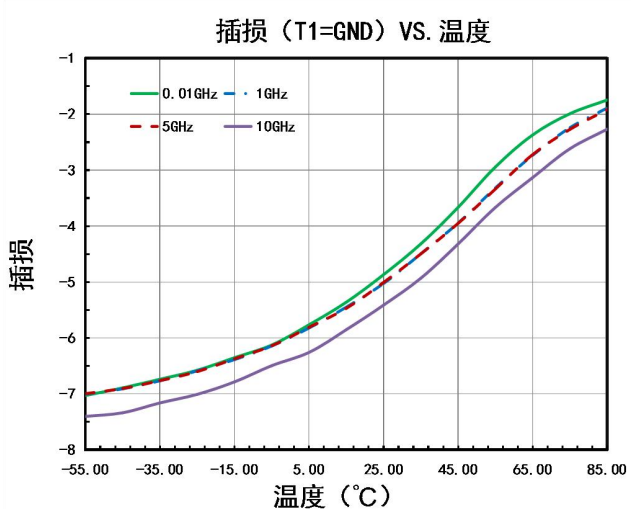
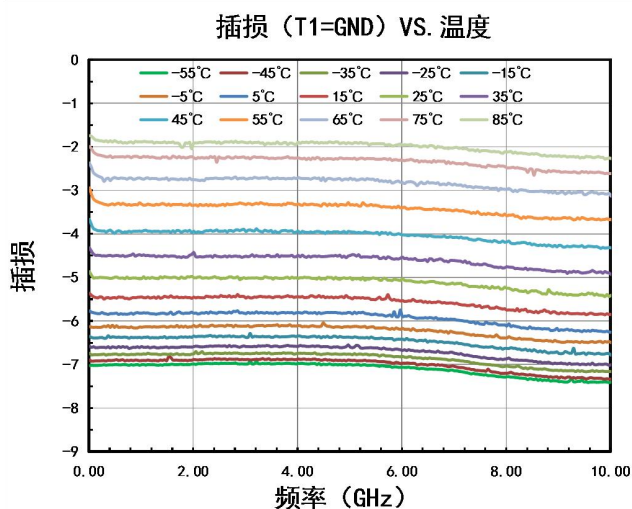
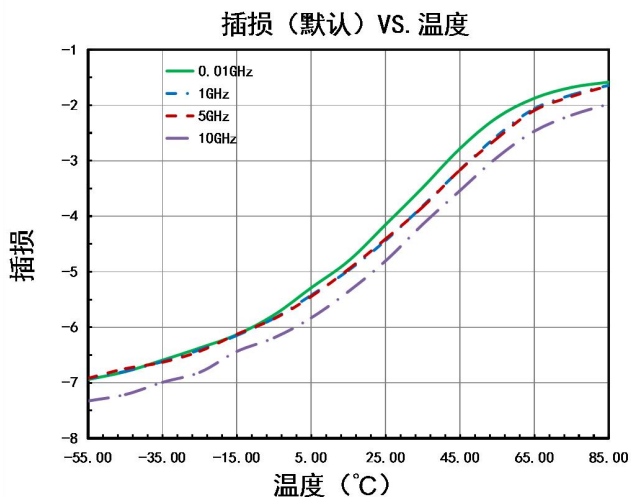
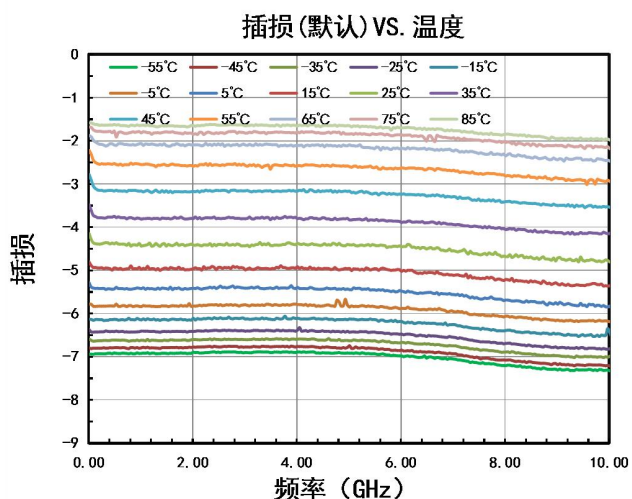
典型测试曲线: (50Ω系统, $V_{EE}=-5V$)

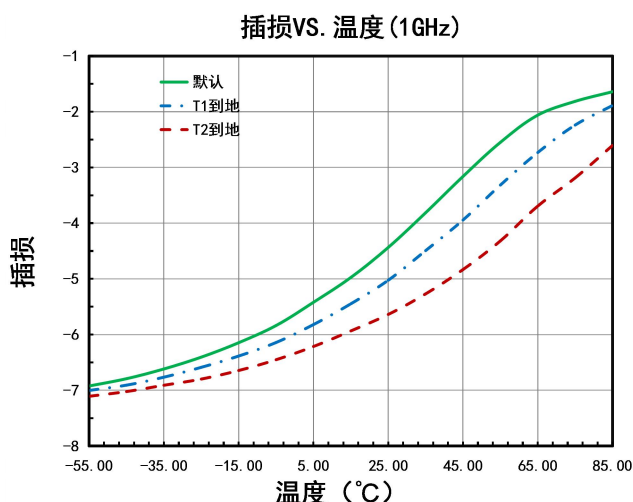
输入驻波(默认)VS. 温度



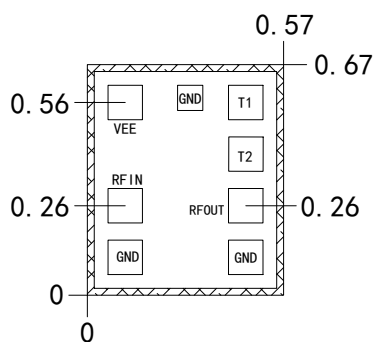
输出驻波(默认)VS. 温度







外形尺寸图:



注: 1.单位: mm;

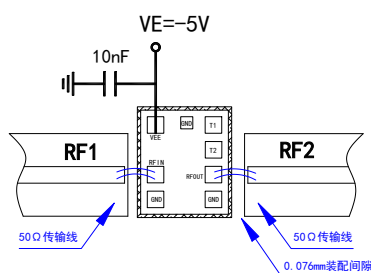
2.芯片背面镀金, 背面接地;

3.外形尺寸公差: $\pm 0.05\text{mm}$;

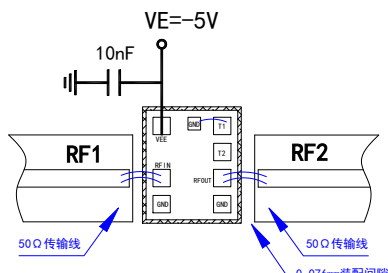
4.键合压点镀金, 压点尺寸: $0.1 \times 0.1\text{mm}$ 。



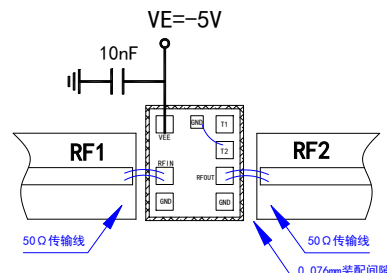
推荐装配图:



默认状态



T1 接地



T2 接地

引脚定义:

符号	描述
RFIN	射频输入, 内部无隔直
RFOUT	射频输出, 内部无隔直
VEE	电源端口, -5V 加电
T1	改变补偿量
T2	改变补偿量
GND	接地
芯片背面	接地

极限参数表:

参数名称	极限值
输入射频功率, 50Ω	+20dBm
电源电压	-5.5V
装配温度	+300°C, 20s
工作温度	-55°C~+85°C
贮存温度	-65°C~+150°C

超过以上任何一项极限参数, 可能造成器件永久损坏。

注：射频端口应尽量靠近微带线以缩短键合金丝尺寸，典型的装配间隙是 0.076~0.152mm，使用 $\Phi 25\mu\text{m}$ 双金丝键合，建议金丝长度 250~400 μm 。

产品使用注意事项：

1. 本芯片产品需要在干燥、氮气环境中存储，在超净环境装配使用。
2. 裸芯片使用的砷化镓材料较脆，芯片表面容易受损，不能用干或湿化学方法清洁芯片表面，使用时须小心。
3. 芯片粘结装配时，需考虑热膨胀应力对芯片的影响，芯片建议烧结或粘结在热膨胀系数相近的载体上，如钎钎、钨铜或钼铜垫片上，避免热膨胀应力匹配不当导致芯片开裂。
4. 芯片使用导电胶或合金烧结（合金温度不能超过+300℃，时间不能超过 20 秒），使之充分接地。
5. 芯片射频端口使用 25 μm 双金丝键合，建议金丝长度 0.25~0.40mm（10~16 mils）。
6. 在存储和使用过程中注意防静电，烧结、键合台接地良好。