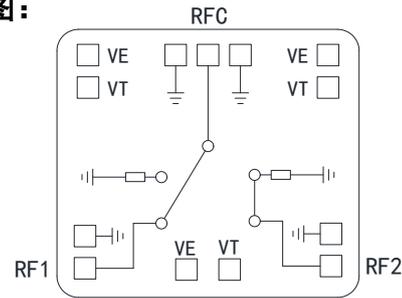


### 特点:

- 频率范围: 0.01~12GHz
- 插入损耗: 典型值 0.9dB
- 端口隔离度: 典型值 55dB
- 开通时间: 典型值 26ns
- 吸收式开关
- 尺寸: 1.25mm×1.0mm×0.10mm

### 功能框图:



### 产品简介:

YDC4126 是一款采用 GaAs pHEMT 工艺设计制造的开关芯片。该芯片采用了片上金属化通孔工艺保证良好接地。芯片背面进行了金属化处理, 适用于导电胶粘接或共晶烧结工艺。

### 性能参数: (50Ω系统, $T_A=+25^{\circ}\text{C}$ , $V_E=-5\text{V}$ )

参数名称	符号	测试条件	参数值			单位	备注
			MIN	TYP	MAX		
频率范围	f	f: 0.01~12GHz $P_{IN}=0\text{dBm}$ 电源电压: -5V 控制电平: 0/+5V	0.01	-	12	GHz	-
插入损耗	IL		-	0.9	1.5	dB	-
1dB 压缩点输入功率	$IP_{1dB}$		7	-	21	dBm	10MHz~50MHz
			215	-	28	dBm	50MHz~12GHz
关断隔离度	ISO		35	50	-	dB	-
端口隔离度	ISO		40	55	-	dB	-
输入驻波比	$VSWR_I$		-	1.15	1.3	-	-
输出驻波比	$VSWR_O$		-	1.1	1.3	-	-
开通/关断时间	$t_{on}/t_{off}$		-	20/25	30/35	ns	-
上升/下降沿	$t_{RISE}/t_{FALL}$		-	6/10	15/20	ns	-
控制电平	$V_{TH}$	$T_A: -55^{\circ}\text{C}\sim+85^{\circ}\text{C}$	+2.8	-	+5.5	V	-
	$V_{TL}$	电源电压: -5V, f: 0.01~12GHz	0	-	+0.4	V	-
电源电压	$V_E$	-	-4.75	-5	-5.25	V	功能正常
电源电流	$I_E$	-	-	1	1.5	mA	-

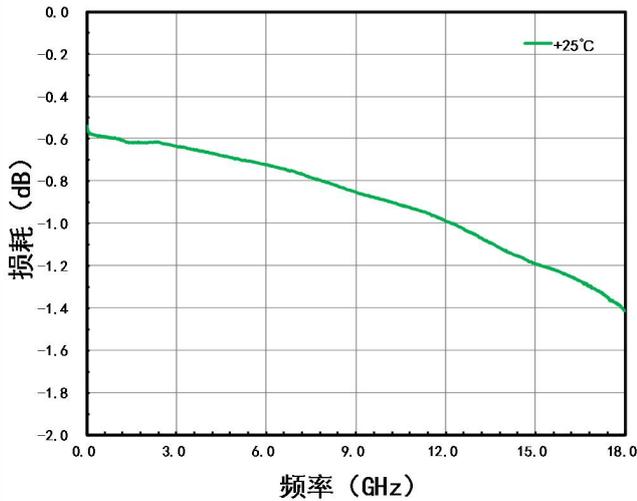
\*: 开通时间=50% Ctrl~90% RF, 关闭时间=50% Ctrl~10% RF;

\*\* : 上升沿=10% RF~90% RF, 下降沿=90% RF~10% RF;

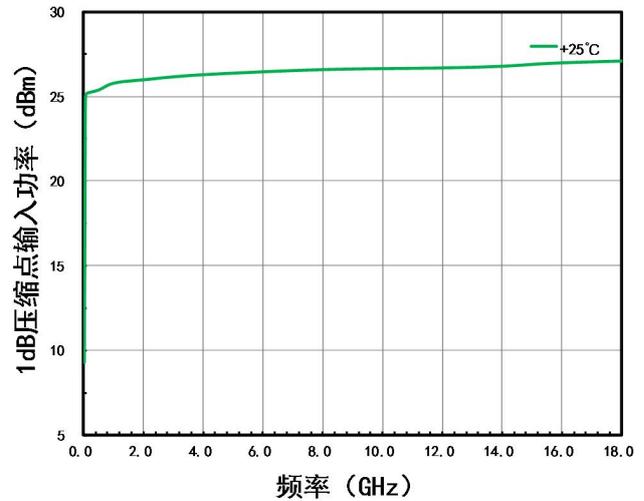
\*\*\*: 芯片均经过在片 100% 直流与 RF 测试。

典型测试曲线：(50Ω系统,  $T_A=+25^{\circ}\text{C}$ ,  $V_E=-5\text{V}$ )

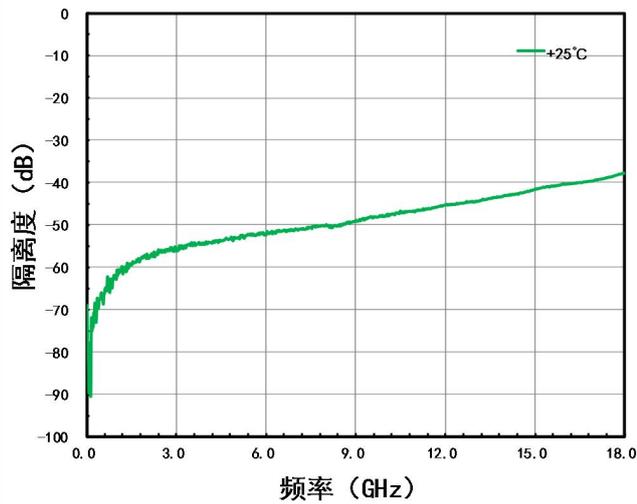
RFC与RF1、RF2损耗



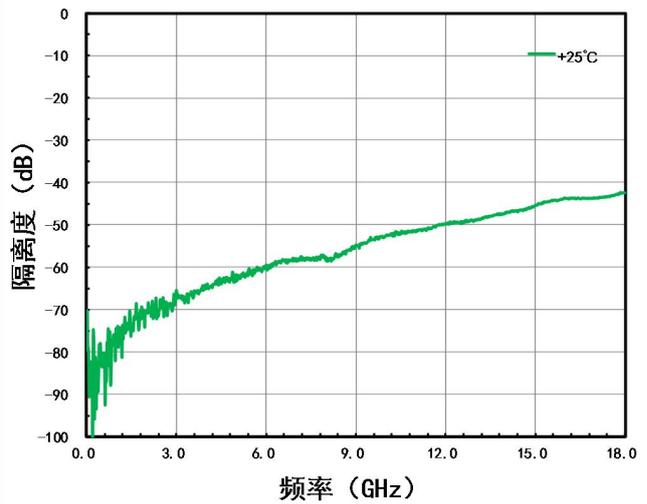
1dB压缩点输入功率



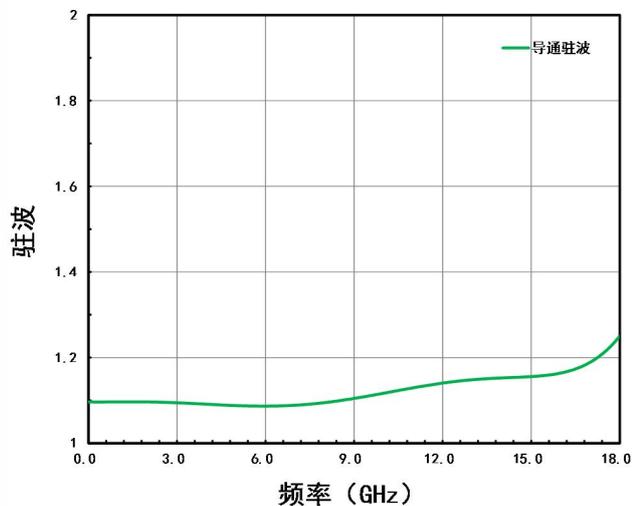
RFC与RF1、RF2关断隔离度



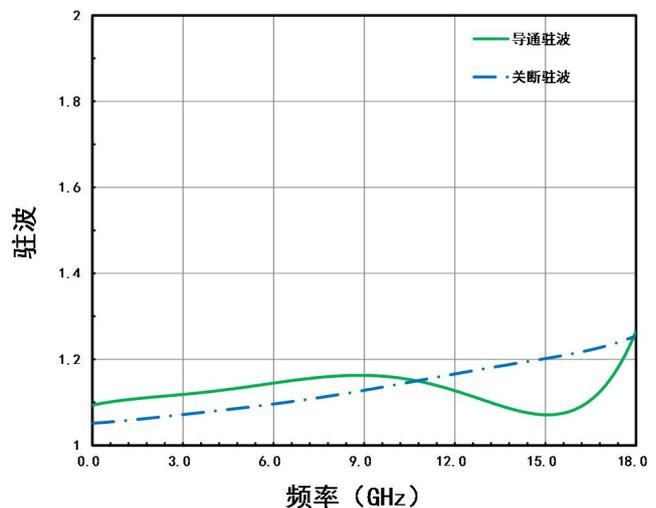
RF1与RF2端口隔离度



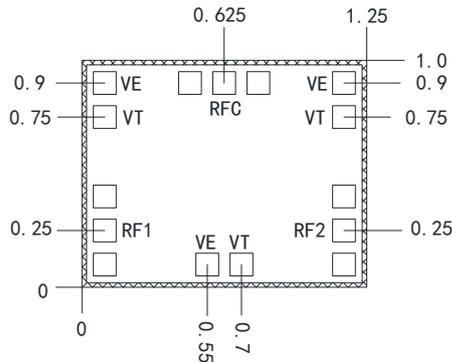
RFC端口驻波



RF1、RF2端口驻波



### 外形尺寸图:



注: 1.单位: mm;

2.芯片背面镀金, 背面接地;

3.外形尺寸公差:  $\pm 0.05\text{mm}$ ;

4.键合压点镀金, 压点尺寸:  $0.1 \times 0.1\text{mm}$ 。

### 真值表: (0: 0V, 1: +5V)

控制输入	射频通路	
	RF1	RF2
0	导通	关断
1	关断	导通

### 引脚定义:

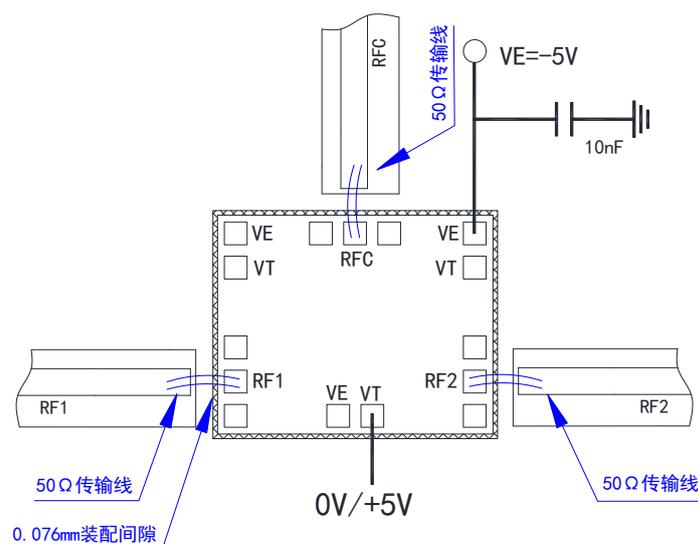
符号	描述
RFC/RF1/RF2	射频端口, 芯片无隔直
VE	电源端口, 任意使用一个, -5V 供电
VT	控制端口, 任意使用一个, 0/+5V
GND/芯片背面	接地



### 极限参数表:

参数名称	极限值
输入射频功率	10MHz~50MHz, +27dBm
	50MHz~12GHz, +30dBm
电源电压	-6V
控制电压	+6V
装配温度	+300°C, 20s
工作温度	-55~+85°C
贮存温度	-55~+150°C
静电放电敏感度等级	1A

### 推荐装配图:



注: 射频端口应尽量靠近微带线以缩短键合金丝尺寸, 典型的装配间隙是 0.076~0.152mm, 使用  $\Phi 25\mu\text{m}$  双金丝键合, 建议金丝长度 250~400 $\mu\text{m}$ 。

### 产品使用注意事项：

1. 本芯片产品需要在干燥、氮气环境中存储，在超净环境装配使用。
2. 裸芯片使用的砷化镓材料较脆，芯片表面容易受损，不能用于或湿化学方法清洁芯片表面，使用时须小心。
3. 芯片粘结装配时，需考虑热膨胀应力对芯片的影响，芯片建议烧结或粘结在热膨胀系数相近的载体上，如可伐、钨铜或钼铜垫片上，避免热膨胀应力匹配不当导致芯片开裂。
4. 芯片使用导电胶或合金烧结（合金温度不能超过 300°C，时间不能超过 20 秒），使之充分接地。
5. 芯片射频端口使用 25um 双金丝键合，建议金丝长度 0.25~0.40mm（10~16 mils）。
6. 在存储和使用过程中注意防静电，烧结、键合台接地良好。