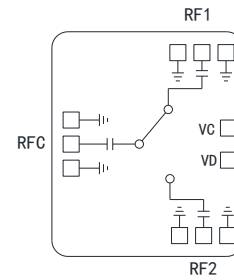


特点:

- 频率范围: 0.3~6.0GHz
- 插入损耗: 典型值 0.6dB
- 隔离度: 典型值 35dB
- 开关时间: 典型值 32ns
- 单刀双掷反射式开关
- GaAs 裸片
- 尺寸: 1.0×1.25×0.1mm

功能框图:



产品简介:

YDC4135 是一款采 GaAs pHEMT 用工艺设计制造的单刀双掷反射式开关芯片。该芯片采用了片上金属化通孔工艺保证良好接地。芯片背面进行了金属化处理, 适用于导电胶粘接或共晶烧结工艺, 芯片均经过在片 100% 直流与 RF 测试。

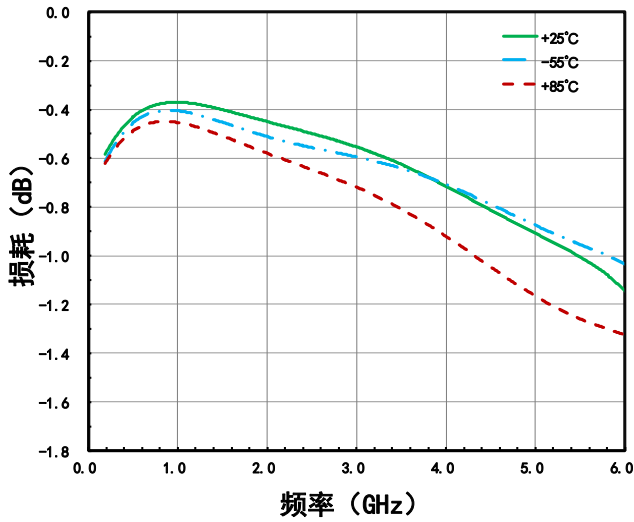
性能参数: (50Ω 系统)

参数名称	符号	测试条件	参数值				单位	备注
			常温 (+25℃)			全温 -55℃~+85℃		
			MIN	TYP	MAX			
频率范围	f	V _D =+5V f=0.3~6.0GHz P _{IN} =0dBm 控制电平: 0/+5V	0.3	-	6.0	0.3~6.0	GHz	-
插入损耗	IL		-	0.6	1.2	≤1.4	dB	-
输入驻波比	VSWR _I		-	1.6:1	2.4:1	≤2.5:1	-	-
输出驻波比	VSWR _O		-	1.6:1	2.4:1	≤2.5:1	-	-
隔离度	ISO		25	35	-	≥24	dB	-
1dB 压缩点输入功率	IP _{1dB}	f=0.3~6.0GHz	37.5	38	-	≥+37	dBm	-
开关时间 ^①	t	V _D =+5V f=0.3~6.0GHz P _{IN} =0dBm 控制电平: 0/+5V	-	30	40	≤45	ns	-
上升沿	t _{RISE}		-	10	15	≤20	ns	10% RF~90% RF
下降沿	t _{FALL}		-	18	22	≤25	ns	90% RF~10% RF
控制电平	V _{TH}		+2.4	+5	+5.5	+2.5~+5.5	V	VT 端口
	V _{TL}		0	-	+1.2	≤+1.0	V	
电源电压	V _D	-	+4.5	+5.0	+5.5	+4.5~+5.5	V	-
电源电流	I _D	-	-	2.0	3.0	≤4.0	mA	-

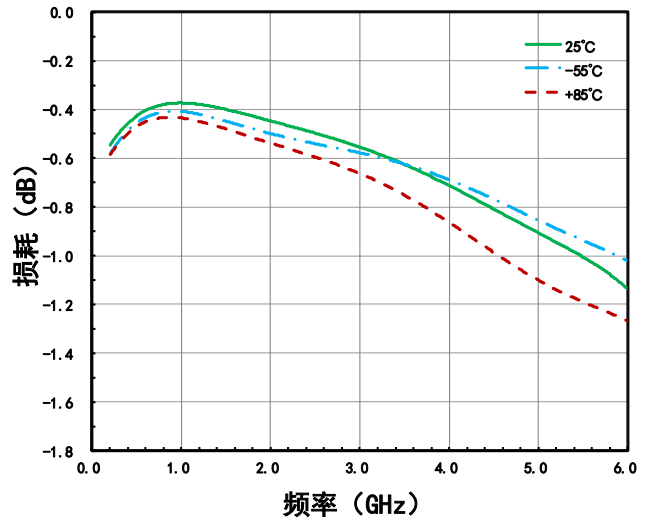
注: ①开关时间: 开通时间=50% Ctrl~90% RF, 关闭时间=50% Ctrl~10% RF。

典型测试曲线：(50Ω 系统, VD=+5V, TA=+25°C)

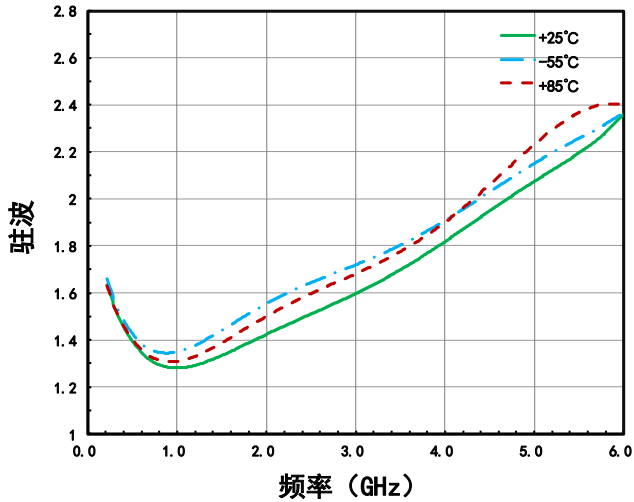
RFC→RF1损耗 VS. 温度



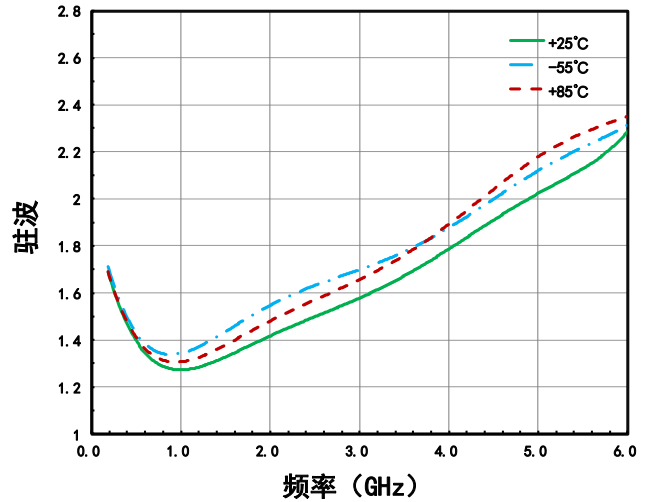
RFC→RF2损耗 VS. 温度



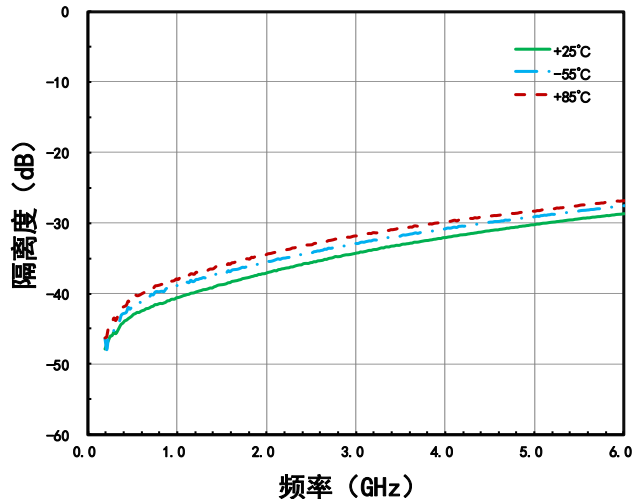
公共端口驻波 VS. 温度



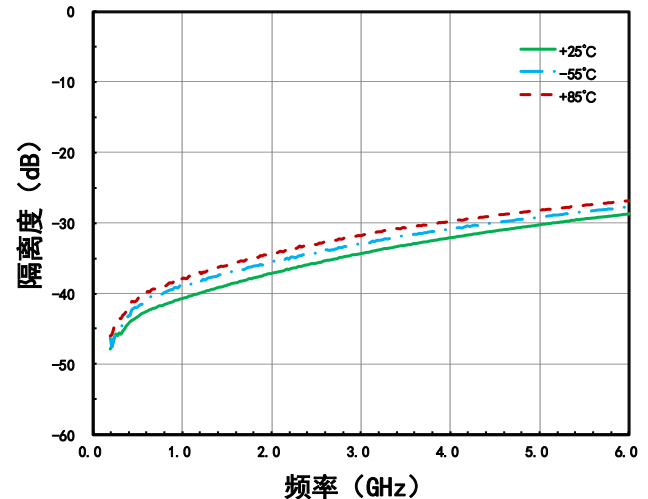
支路端口驻波 VS. 温度

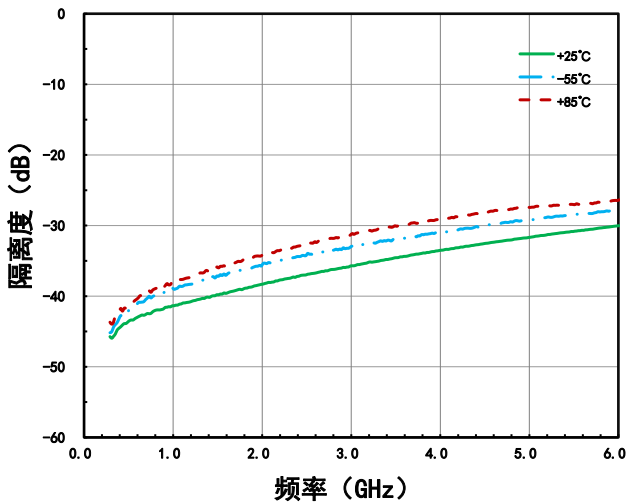
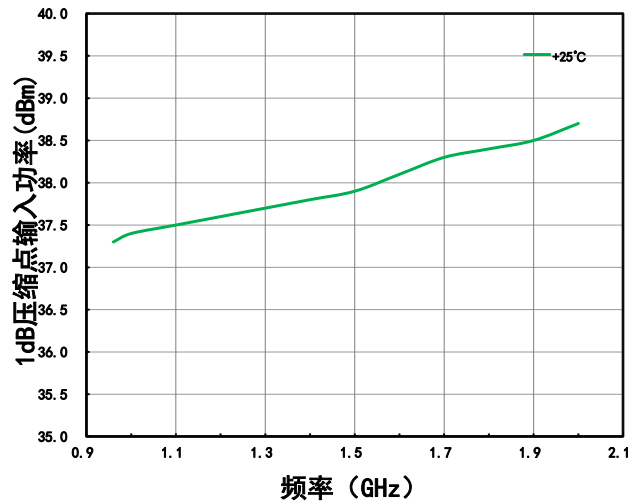
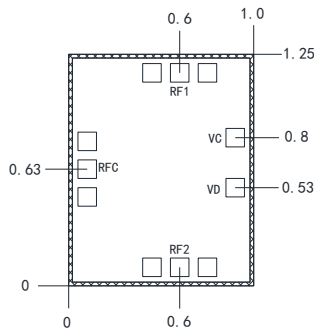


RFC→RF1关断隔离度 VS. 温度



RFC→RF2关断隔离度 VS. 温度



RF1→RF2路间隔度 VS. 温度

1dB压缩点输入功率 VS. 温度

外形尺寸图:


注: 1.单位: mm;

2.芯片背面镀金, 背面接地;

 3.外形尺寸公差: $\pm 0.05\text{mm}$;

 4.键合压点镀金, 压点尺寸: $0.1 \times 0.1\text{mm}$ 。

引脚定义:

符号	描述
RFC	射频输入端口, 芯片内部有隔直
RF1	射频输出端口, 芯片内部有隔直
RF2	射频输出端口, 芯片内部有隔直
VD	电源端口, +5V 供电
VC	控制端口, 0/+5V
GND	接地
芯片背面	接地


极限参数表:

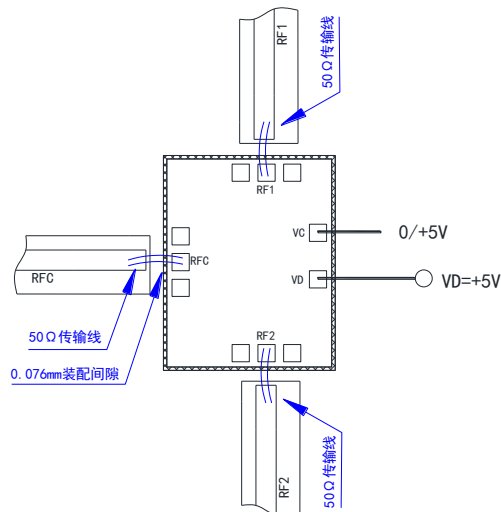
参数名称	极限值
输入射频功率	37dBm
电源电压	+6V
控制电压	+6V
装配温度	+300°C, 20s
工作温度	-55~+85°C
贮存温度	-55~+150°C
静电放电敏感度等级	1A

超过以上任何一项极限参数, 可能造成器件永久损坏。

真值表: (0: 0V, 1: +5V)

控制输入	射频通路	
	RFC-RF1	RFC-RF2
VC		
0	导通	关断
1	关断	导通

推荐装配图:



注：射频端口应尽量靠近微带线以缩短键合金丝尺寸，典型的装配间隙是 0.076~0.152mm，使用 $\Phi 25\mu\text{m}$ 双金丝键合，建议金丝长度 250~400 μm 。

产品使用注意事项：

1. 本芯片产品需要在干燥、氮气环境中存储，在超净环境装配使用。
2. 裸芯片使用的砷化镓材料较脆，芯片表面容易受损，不能用于干或湿化学方法清洁芯片表面，使用时须小心。
3. 芯片粘结装配时，需考虑热膨胀应力对芯片的影响，芯片建议烧结或粘结在热膨胀系数相近的载体上，如可伐、钨铜或钼铜垫片上，避免热膨胀应力匹配不当导致芯片开裂。
4. 芯片使用导电胶或合金烧结（合金温度不能超过 300 $^{\circ}\text{C}$ ，时间不能超过 20 秒），使之充分接地。
5. 芯片射频端口使用 25 μm 双金丝键合，建议金丝长度 0.25~0.40mm（10~16 mils）。
6. 在存储和使用过程中注意防静电，烧结、键合台接地良好。